

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-072964

(43)Date of publication of application : 12.03.2002

(51)Int.Cl.

G09G 3/30

G09F 9/30

G09G 3/20

H05B 33/08

H05B 33/12

H05B 33/14

(21)Application number : 2001-172033

(71)Applicant : SEMICONDUCTOR ENERGY LAB  
CO LTD

(22)Date of filing : 07.06.2001

(72)Inventor : YAMAZAKI SHUNPEI  
KOYAMA JUN  
HOSOKI KAZUE

(30)Priority

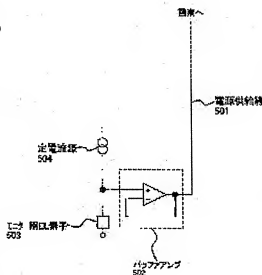
Priority number : 2000176246 Priority date : 13.06.2000 Priority country : JP

## (54) DISPLAY DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To improve picture quality of a display device using bottom-gate TFTs, especially to control variation in a current amount flowing through an EL element against changes in an environmental temperature when using the device, to control a variation of brightness of the display, and to compensate for a frequency characteristics of a driving circuit.

SOLUTION: This display device is provided with a monitor use EL element in addition to pixel part EL elements, and a current is supplied to the pixel part EL elements via a temperature correction circuit comprised of this monitor use EL element, a buffer amplifier or the like. Thus, the current made to flow through the pixel part



EL elements can be kept constant against temperature variations and the variation of the brightness can be controlled. Moreover, An input signal is time-expanded, to perform correct sampling.

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テレポート*(参考)
G 0 9 G 3/30		G 0 9 G 3/30	K 3 K 0 0 7 J 5 C 0 8 0
G 0 9 F 9/30	3 3 8 3 6 5	G 0 9 F 9/30	3 3 8 5 C 0 9 4 3 6 5 Z
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 A

審査請求 未請求 請求項の数24 O L (全 30 頁) 最終頁に続く

(21)出願番号 特願2001-172033(P2001-172033)

(22)出願日 平成13年6月7日(2001.6.7)

(31)優先権主張番号 特願2000-176246(P2000-176246)

(32)優先日 平成12年6月13日(2000.6.13)

(33)優先権主張国 日本(JP)

(71)出願人 000153878  
株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地

(72)発明者 山崎 舜平  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72)発明者 小山 潤  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72)発明者 細木 和江  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

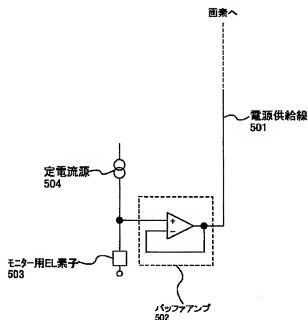
最終頁に続く

## (54)【発明の名称】 表示装置

## (57)【要約】

【課題】 ボトムゲートTFTを用いた表示装置の画質の向上を課題とし、特に、使用する際の環境温度の変化に対して、EL素子に流れる電流量の変化を抑え、輝度表示のバラつきを抑えること及び、駆動回路の周波数特性を補うことを課題とする。

【解決手段】 画素部EL素子の他に、モニター用のEL素子を設け、このモニター用のEL素子と、バッファアンプ等によって構成される温度補正回路を介して、画素部EL素子に電流を供給する。これにより、画素部EL素子に流れる電流を、温度変化に対して一定に保ち、輝度のバラつきを抑えることができる。また、入力信号を時間軸伸張し、サンプリングを正確に行う。



## 【特許請求の範囲】

【請求項1】バッファアンプと、モニター用E L素子と、定電流源と、複数の画素と、電源供給線とを有する表示装置であって、

前記複数の画素はそれぞれ、ボトムゲート型T F TとE L素子とを有し、

前記モニター用E L素子及び前記E L素子はそれぞれ、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたE L層とを有し、

前記モニター用E L素子の第1の電極は、前記定電流源及び前記バッファアンプの非反転入力端子と接続され、前記バッファアンプの出力端子は、前記電源供給線と接続され、

前記電源供給線の電位は、前記ボトムゲート型T F Tを介して前記E L素子の第1の電極に与えられていることを特徴とする表示装置。

【請求項2】バッファアンプと、モニター用E L素子と、定電流源と、加算回路と、複数の画素と、電源供給線とを有する表示装置であって、

前記複数の画素はそれぞれ、ボトムゲート型T F TとE L素子とを有し、

前記モニター用E L素子及び前記E L素子はそれぞれ、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたE L層とを有し、

前記モニター用E L素子の第1の電極は、前記定電流源及び前記バッファアンプの非反転入力端子と接続され、前記バッファアンプの出力端子は、前記加算回路の入力端子と接続され、

前記加算回路の出力端子は、前記電源供給線と接続され、

前記加算回路の入力端子と出力端子とは、常に一定の電位差を有し、

前記電源供給線の電位は、前記ボトムゲート型T F Tを介して前記E L素子の第1の電極に与えられていることを特徴とする表示装置。

【請求項3】モニター用E L素子と、複数のソース信号線と、複数のゲート信号線と、複数の電源供給線と、複数の画素と、前記複数のソース信号線に信号を入力するためのソース信号線駆動回路と、前記複数のゲート信号線に信号を入力するためのゲート信号線駆動回路とを有する表示装置であって、

前記複数の画素はそれぞれ、E L素子と、スイッチング用T F Tと、駆動用T F Tとを有し、

前記ソース信号線駆動回路は、ボトムゲート型T F Tによって構成され、

前記モニター用E L素子及び前記E L素子は、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたE L層とをそれぞれ有し、

前記スイッチング用T F Tのゲート電極は、前記複数のゲート信号線の1つと接続され、

前記スイッチング用T F Tのソース領域とドレイン領域のうち、一方は前記複数のソース信号線の1つと、もう一方は前記駆動用T F Tのゲート電極と接続され、

前記駆動用T F Tのソース領域とドレイン領域のうち、一方は、前記複数の電源供給線の1つと、もう一方は、前記E L素子が有する第1の電極もしくは第2の電極と接続され、

前記モニター用E L素子を用いて、前記複数の電源供給線より前記E L素子に流れる電流の温度による変動を小さくすることを特徴とする表示装置。

【請求項4】モニター用E L素子と、バッファアンプと、定電流源と、複数のソース信号線と、複数のゲート信号線と、複数の電源供給線と、複数の画素と、前記複数のソース信号線に信号を入力するためのソース信号線駆動回路と、前記複数のゲート信号線に信号を入力するためのゲート信号線駆動回路とを有する表示装置であって、

前記複数の画素はそれぞれ、E L素子と、スイッチング用T F Tと、駆動用T F Tとを有し、

前記ソース信号線駆動回路は、ボトムゲート型T F Tによって構成され、

前記モニター用E L素子及び前記E L素子はそれぞれ、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたE L層とを有し、

前記スイッチング用T F Tのゲート電極は、前記複数のゲート信号線の1つと接続され、

前記スイッチング用T F Tのソース領域とドレイン領域のうち、一方は前記複数のソース信号線の1つと、もう一方は前記駆動用T F Tのゲート電極と接続され、

前記駆動用T F Tのソース領域とドレイン領域のうち、一方は、前記複数の電源供給線の1つと、もう一方は、前記E L素子が有する第1の電極と接続され、

前記モニター用E L素子の第1の電極は、前記定電流源及び前記バッファアンプの非反転入力端子と接続され、前記バッファアンプの出力端子は、前記複数の電源供給線と接続され、

前記電源供給線の電位は、前記駆動用T F Tを介して前記E L素子の第1の電極に与えられていることを特徴とする表示装置。

【請求項5】モニター用E L素子と、バッファアンプと、定電流源と、加算回路と、複数のソース信号線と、複数のゲート信号線と、複数の電源供給線と、複数の画素と、前記複数のソース信号線に信号を入力するためのソース信号線駆動回路と、前記複数のゲート信号線に信号を入力するためのゲート信号線駆動回路とを有する表示装置であって、

前記ソース信号線駆動回路は、ボトムゲート型T F Tによって構成され、

前記複数の画素はそれぞれ、E L素子と、スイッチング用T F Tと、駆動用T F Tとを有し、

前記モニター用 E L 素子及び前記 E L 素子はそれぞれ、第 1 の電極と、第 2 の電極と、前記第 1 の電極と前記第 2 の電極との間に設けられた E L 層とを有し、前記スイッチング用 T F T のゲート電極は、前記複数のゲート信号線の 1 つと接続され、

前記スイッチング用 T F T のソース領域とドレイン領域のうち、一方は前記複数のソース信号線の 1 つと、もう一方は前記駆動用 T F T のゲート電極とそれぞれ接続され、

前記駆動用 T F T のソース領域とドレイン領域のうち、一方は、前記複数の電源供給線の 1 つと、もう一方は、前記 E L 素子が有する第 1 の電極と接続され、

前記モニター用 E L 素子の第 1 の電極は、前記定電流源及び前記バッファアンプの非反転入力端子と接続されており、

前記バッファアンプの出力端子は、前記加算回路の入力端子と接続され、

前記加算回路の出力端子は、前記複数の電源供給線と接続され、

前記加算回路の入力端子と出力端子とは、常に一定の電位差を有し、

前記複数の電源供給線の電位は、前記駆動用 T F T を介して前記 E L 素子の第 1 の電極に与えられていることを特徴とする表示装置。

【請求項 6】請求項 3 乃至請求項 5 のいずれか一項において、

前記ソース信号線駆動回路は、デジタル信号をサンプリングする手段を有し、且つ前記サンプリングは、複数の前記デジタル信号を同時にサンプリングすることを特徴とする表示装置。

【請求項 7】請求項 3 乃至請求項 5 のいずれか一項において、

前記ソース信号線駆動回路は、 $k$  倍 ( $k$  は自然数) に時間伸張されたデジタル信号をサンプリングする手段を有し、且つ前記サンプリングは、 $k$  個の前記デジタル信号を同時にサンプリングすることを特徴とする表示装置。

【請求項 8】請求項 3 乃至請求項 5 のいずれか一項において、

前記ソース信号線駆動回路は、アナログ信号をサンプリングする手段を有し、且つ前記サンプリングは、複数の前記アナログ信号を同時にサンプリングすることを特徴とする表示装置。

【請求項 9】請求項 3 乃至請求項 5 のいずれか一項において、

前記ソース信号線駆動回路は、 $k$  倍 ( $k$  は自然数) に時間伸張されたアナログの信号をサンプリングする手法を有し、且つ前記サンプリングは、 $k$  個の前記アナログ信号を同時にサンプリングすることを特徴とする表示装置。

【請求項 10】請求項 1 乃至請求項 9 のいずれか一項に

おいて、

前記モニター用 E L 素子及び前記 E L 素子の、第 1 の電極は陽極であり、第 2 の電極は陰極であることを特徴とする表示装置。

【請求項 11】請求項 1 乃至請求項 9 のいずれか一項において、

前記モニター用 E L 素子及び前記 E L 素子の、第 1 の電極は陰極であり、第 2 の電極は陽極であることを特徴とする表示装置。

10 【請求項 12】請求項 1 もしくは請求項 4 のいずれか一項において、

前記バッファアンプ、前記定電流源のうち少なくとも 1 つは、T F T により構成されていることを特徴とする表示装置。

【請求項 13】請求項 2 もしくは請求項 5 のいずれか一項において、

前記バッファアンプ、前記定電流源、前記加算回路のうち少なくとも 1 つは、T F T により構成されていることを特徴とする表示装置。

20 【請求項 14】請求項 1 乃至請求項 13 のいずれか一項において、

前記 E L 素子は、単色発光する E L 層を用い、色変換層と組み合わせて、カラー表示を可能にすることを特徴とする表示装置。

【請求項 15】請求項 1 乃至請求項 13 のいずれか一項において、

前記 E L 素子は、白色発光する E L 層を用い、カラーフィルターと組み合わせて、カラー表示を可能にすることを特徴とする表示装置。

30 【請求項 16】請求項 1 乃至請求項 15 のいずれか一項において、

前記 E L 素子の E L 層は、低分子系有機物質またはポリマー系有機物質であることを特徴とする表示装置。

【請求項 17】請求項 16 において、

前記低分子系有機物質は、A1 q3 (トリス-8-キノリライト-アルミニウム) または T P D (トリフェニルアミン誘導体) からなることを特徴とする表示装置。

【請求項 18】請求項 16 において、

前記ポリマー系有機物質は、P P V (ポリフェニレンビニレン)、P V K (ポリビニルカルバゾール) またはポリカーボネートからなることを特徴とする表示装置。

【請求項 19】請求項 1 乃至請求項 15 のいずれか一項において、

前記 E L 素子の E L 層は、無機物質であることを特徴とする表示装置。

【請求項 20】請求項 1 乃至請求項 19 のいずれか一項に記載の前記表示装置を用いることを特徴とするコンピュータ。

【請求項 21】請求項 1 乃至請求項 19 のいずれか一項に記載の前記表示装置を用いることを特徴とするテレビ

受像機。

【請求項 22】請求項 1 乃至請求項 19 のいずれか一項に記載の前記表示装置を用いることを特徴とする電話機。

【請求項 23】請求項 1 乃至請求項 19 のいずれか一項に記載の前記表示装置を用いることを特徴とするモニター装置。

【請求項 24】請求項 1 乃至請求項 19 のいずれか一項に記載の前記表示装置を用いることを特徴とするカーナビゲーション装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は E L (エレクトロルミネッセンス) 素子を基板上に作り込んで形成された電子表示装置に関する。特に半導体素子 (半導体薄膜を用いた素子) を用いた E L 表示装置に関する。また E L 表示装置を表示部に用いた電子機器に関する。

【0002】なお、本明細書中では、E L 素子とは、一重項励起子からの発光 (蛍光) を利用するものと、三重項励起子からの発光 (燐光) を利用するものの両方を含むものとする。

【0003】

【従来の技術】近年、自発光型素子として E L 素子を有した E L 表示装置の開発が活発化している。E L 表示装置は有機 E L ディスプレイ (O E L D : Organic EL Display) 又は有機ライトエミティングダイオード (O L E D : Organic Light Emitting Diode) とも呼ばれている。

【0004】E L 表示装置は、液晶表示装置と異なり自発光型である。E L 素子是一对の電極 (陽極と陰極) 間に E L 層が挟まれた構造となっているが、E L 層は通常、積層構造となっている。代表的には、イーストマン・コダック・カンパニーの Tang らが提案した「正孔輸送層/発光層/電子輸送層」という積層構造が挙げられる。この構造は非常に発光効率が高く、現在、研究開発が進められている E L 表示装置は殆どこの構造を採用している。

【0005】また他にも、陽極上に正孔注入層/正孔輸送層/発光層/電子輸送層、または正孔注入層/正孔輸送層/発光層/電子輸送層/電子注入層の順に積層する構造でも良い。発光層に対して蛍光性色素等をドーピングしても良い。

【0006】本明細書において、陰極と陽極との間に設けられた全ての層を総称して E L 層と呼ぶ。よって上述した正孔注入層、正孔輸送層、発光層、電子輸送層、電子注入層等は、全て E L 層に含まれる。

【0007】そして、上記構造でなる E L 層に一对の電極 (陽極と陰極) から所定の電圧をかけ、それにより発光層においてキャリアの再結合が起こって発光する。ここで、本明細書中では、E L 素子の両電極 (陽極及び陰

極) 間に印加される電圧を、E L 駆動電圧ということにする。なお本明細書において E L 素子が発光することを、E L 素子が駆動すると呼ぶ。また、本明細書中では、陽極、E L 層及び陰極で形成される発光素子を E L 素子と呼ぶ。

【0008】図 4 に、多階調方式 E L 表示装置のブロック図を示す。なお、ここでは、ソース信号線駆動回路にデジタルの信号を入力して階調を表現する方式の表示装置で、デジタル階調方式を用いる場合を示す。特に、画素の発光する期間を制御することによって輝度を表現する時分割階調方式を用いる場合について説明する。

【0009】図 4 の E L 表示装置は、基板上に形成された薄膜トランジスタ (以下、T F T と表記) によって画素部 101、画素部 101 の周辺に配置されたソース信号線駆動回路 102 及びゲート信号線駆動回路 103 を有している。また E L 駆動電圧を制御する外部スイッチ 116 が、画素部 101 に接続されている。

【0010】ソース信号線駆動回路 102 は、基本的にシフトレジスタ 102a、ラッチ (A) 102b、ラッチ (B) 102c を含む。また、シフトレジスタ 102a には、クロック信号 (C L K) 及び、スタートパルス (S P) が入力され、ラッチ (A) 102b には、デジタルデータ信号 (Digital Data Signals) (図中、V D と表記) が入力され、ラッチ (B) 102c にはラッチ信号 (Latch Signals) (図中、S \_ L A T と表記) が入力される。

【0011】画素部 101 に入力されるデジタルデータ信号 V D は、時分割階調データ信号発生回路 114 にて形成される。この回路は、画像情報を有する、アナログ信号又はデジタル信号でなるビデオ信号 (図中、Video Signals と表記) を、時分割階調を行うためのデジタルデータ信号 V D に変換すると共に、時分割階調表示を行うために必要なタイミングパルス等を発生させる回路である。

【0012】典型的には、時分割階調データ信号発生回路 114 には、1 フレーム期間を n ビット (n は 2 以上の整数) の階調に対応した複数のサブフレーム期間に分割する手段と、それら複数のサブフレーム期間において書き込み期間及び表示期間を選択する手段と、その表示期間の長さを設定する手段とが含まれる。

【0013】画素部 101 の構造は、図 5 に示すようなものが一般的である。図 5 において、選択信号を入力するゲート信号線 (G 1 ~ G y) と、デジタルデータ信号を入力するソース信号線 (データ信号線ともいう) (S 1 ~ S x) とが画素部 101 に設けられている。なおデジタルデータ信号とは、デジタルのビデオ信号を意味する。

【0014】また電源供給線 (V 1 ~ V x) が、ソース信号線 (S 1 ~ S x) と平行して設けられている。電源供給線 (V 1 ~ V x) の電位を電源電位と呼ぶ。また配

線 (Vb1~Vby) がゲート信号線 (G1~Gy) と平行して設けられている。配線 (Vb1~Vby) は、外部スイッチ 116 に接続されている。

【0015】画素部 101 には、マトリクス状に複数の画素 104 が配列される。画素 104 の拡大図を図 6 に示す。図 6 において、1701 はスイッチング素子として機能する TFT (以下、スイッチング用 TFT という)、1702 は EL 素子 1703 に供給する電流を制御するための素子 (電流制御素子) として機能する TFT (以下、駆動用 TFT という)、1704 は保持容量

である。【0016】スイッチング用 TFT 1701 のゲート電極は、ゲート信号を入力するゲート信号線 (G1~Gy) のうちの 1 つであるゲート信号線 1705 に接続されている。スイッチング用 TFT 1701 のソース領域とドレイン領域は、一方がデジタルデータ信号を入力するソース信号線 (S1~Sx) のうちの 1 つであるソース信号線 1706 に、もう一方が駆動用 TFT 1702 のゲート電極及び保持容量 1704 にそれぞれ接続されている。

【0017】また、駆動用 TFT 1702 のソース領域とドレイン領域は、一方は電源供給線 (V1~Vx) の 1 つである電源供給線 1707 に接続され、もう一方は EL 素子 1703 に接続されている。また保持容量 1704 は、電源供給線 (V1~Vx) の 1 つである電源供給線 1707 に接続されている。

【0018】EL 素子 1703 は、陽極と陰極と、陽極と陰極との間に設けられた EL 層とからなる。陽極が駆動用 TFT 1702 のソース領域またはドレイン領域と接続している場合、陽極が画素電極となる。このとき陰極は対向電極となる。逆に、陰極が駆動用 TFT 1702 のソース領域またはドレイン領域と接続している場合、陰極が画素電極となる。このとき陽極は対向電極となる。本明細書において、対向電極の電位を対向電位と呼ぶ。対向電極の電位と画素電極の電位の電位差が EL 駆動電圧となり、EL 層にかかる。

【0019】EL 素子 1703 の対向電極は、配線 (Vb1~Vby) の 1 つを通じて外部スイッチ 116 に接続されている。(図 5 を参照)

【0020】次に多階調方式 EL 表示装置の時分割階調方式の駆動について説明する。ここでは n ビットデジタルビデオ信号を入力し、2<sup>n</sup>階調を表示する場合を例に説明する。

【0021】図 7 に、タイミングチャートを示す。

【0022】まず、1 フレーム期間を n 個のサブフレーム期間 (SF1~SF<sub>n</sub>) に分割する。

【0023】なお、画素部の全ての画素が 1 つの画像を表示する期間を 1 フレーム期間 (F) と呼ぶ。ここで、1 フレーム期間は、1/60 秒ほどの長さに設定される。これは動画を表示する際に、人間の目がチラツキを

感じない程度の時間である。

【0024】階調数が多くなるにつれて 1 フレーム期間のサブフレーム期間の数も増え、各駆動回路 (ソース信号線駆動回路及びゲート信号線駆動回路)、特にソース信号線駆動回路を高い周波数で駆動しなければならない。

【0025】1 つのサブフレーム期間は、書き込み期間 (Ta) と表示期間 (Ts) とに分けられる。書き込み期間とは、1 サブフレーム期間中、全画素にデジタルデータ信号を入力する期間であり、表示期間 (点灯期間とも呼ぶ) とは、EL 素子の発光または非発光状態を選択し、表示を行う期間を示している。

【0026】また、図 7 に示した EL 駆動電圧は、発光状態を選択された EL 素子の EL 駆動電圧を表す。すなわち、発光状態を選択された画素の EL 素子の EL 駆動電圧は、書き込み期間中は、EL 素子が発光しないような電圧、例えば 0V となる。一方、表示期間中は EL 素子が発光する程度の大きさとなる。

【0027】対向電位は、図 4 及び図 5 に示した、外部スイッチ 116 により制御される。書き込み期間において、対向電位は電源電位と同じ高さに保たれる。一方表示期間においては、対向電位は電源電位との間に EL 素子が発光する程度の電位差を有するよう変化する。

【0028】まず、それぞれのサブフレーム期間が有する書き込み期間と表示期間とについて、図 5 と図 6 の記号を用いて詳しく説明し、その後、時分割階調方式の表示について説明する。

【0029】まずゲート信号線 G1 にゲート信号が入力され、ゲート信号線 G1 に接続されている全てのスイッチング用 TFT 1701 がオンの状態になる。

【0030】ここで、本明細書中では、TFT がオンの状態になるとは、TFT のゲート電圧が変化し、そのソース・ドレイン間が導通状態となった状態を示すものとす。

【0031】書き込み期間において、ソース信号線 (S1~Sx) にデジタルデータ信号が入力される。このとき、対向電位は、電源供給線 (V1~Vx) の電源電位と同じ高さに保たれている。デジタルデータ信号は「0」または「1」の情報を有している。「0」と

「1」のデジタルデータ信号は、それぞれ H または L のいずれかの電圧を有する信号を意味する。

【0032】そしてソース信号線 (S1~Sx) に入力されたデジタルデータ信号は、オンの状態のスイッチング用 TFT 1701 を介して、駆動用 TFT 1702 のゲート電極に入力される。また保持容量 1704 にもデジタルデータ信号が入力され保持される。

【0033】そして、ゲート信号線 G2~Gy に順に選択信号を入力することによって上述した動作を繰り返し、全ての画素にデジタルデータ信号が入力され、各画素において入力されたデジタルデータ信号が保持される。各サブ

フレーム期間において、全ての画素にデジタルデータ信号が入力されるまでの期間を書き込み期間と呼ぶ。

【0034】全ての画素にデジタルデータ信号が入力されると、全てのスイッチング用TFT1701はオフの状態となる。

【0035】ここで、TFTがオフの状態になるとは、TFTのゲート電圧によって、そのソース・ドレイン間が非導通状態となる状態を示すものとする。

【0036】その後、対向電極に接続されている外部スイッチ116によって、対向電位は電源電位との間にE  
L素子が発光する程度の電位差を有するように変化する。

【0037】デジタルデータ信号が「0」の情報を持っていた場合、駆動用TFT1702はオフの状態となりE  
L素子1703は発光しない。逆に、「1」の情報を有していた場合、駆動用TFT1702はオン状態となる。その結果、E  
L素子1703の画素電極は電源電位に保たれ、E  
L素子1703は発光する。このようにデジタルデータ信号が有する情報によって、E  
L素子の発光または非発光状態が選択され、全ての画素が一斉に表示を行う。全ての画素が表示を行うことによって、画像が形成される。画素が表示を行う期間を表示期間と呼ぶ。

【0038】 $n$ 個のサブフレーム期間( $SF_1 \sim SF_n$ )がそれぞれ有する書き込み期間( $TA_1 \sim TA_n$ )の長さは全て一定である。 $SF_1 \sim SF_n$ がそれぞれ有する表示期間( $TS$ )をそれぞれ $TS_1 \sim TS_n$ とする。

【0039】表示期間の長さは、例えば、 $TS_1 : TS_2 : TS_3 : \dots : TS_{(n-1)} : TS_n = 2^0 : 2^{-1} : 2^{-2} : \dots : 2^{-(n-2)} : 2^{-(n-1)}$ となるように設定することができる。この表示期間の組み合わせで、 $2^n$ 階調のうち所望の階調表示を行うことができる。

【0040】ここでは $TS_n$ の期間、所定の画素を点灯させたとする。

【0041】次に、再び書き込み期間に入り、全画素にデジタルデータ信号を入力したら表示期間に入る。このときは $TS_1 \sim TS_{(n-1)}$ のいずれかの期間が表示期間となる。ここでは $TS_{(n-1)}$ の期間、所定の画素を点灯させたとする。

【0042】以下、残りの $n-2$ 個のサブフレームについて同様の動作を繰り返して、順次 $TS_{(n-2)}$ 、 $TS_{(n-3)}$ 、 $\dots$ 、 $TS_1$ と表示期間を設定し、それぞれのサブフレームで所定の画素を点灯させたとする。

【0043】 $n$ 個のサブフレーム期間が出現したら1フレーム期間を終えたことになる。このとき、画素が点灯していた表示期間の長さを積算することによって、その画素の階調が表現される。

【0044】例えば、 $n=8$ のとき、全部の表示期間で画素が発光した場合の輝度を100%とすると、 $TS_1$ と $TS_2$ において画素が発光した場合には75%の輝度

が表現でき、 $TS_3$ と $TS_5$ と $TS_8$ を選択した場合には16%の輝度が表現できる。

【0045】

【発明が解決しようとする課題】本発明は、E  
L表示装置、特にボトムゲート型TFTを使用したE  
L表示装置の画質向上を課題とする。以下にこの課題について詳しく説明する。

【0046】上述した時分割階調方式を用いる場合、画素のE  
L素子に流れる電流の大きさは、各サブフレーム期間の表示期間において、一定に保たれるのが望ましいが、実際には温度によって左右される。

【0047】図18は、E  
L素子の温度特性を示すグラフである。横軸が、E  
L素子の両電極間に印加された印加電圧である。縦軸が、E  
L素子に流れる電流である。

【0048】このグラフにより、ある温度下で、E  
L素子の両電極間に印加された印加電圧に対して、E  
L素子を流れる電流量を知ることができる。ここで、温度 $T_1$ は、温度 $T_2$ よりも高く、温度 $T_2$ は温度 $T_3$ よりも高い。

【0049】このグラフより、たとえ画素部のE  
L素子の両電極間にかかる印加電圧が同じであっても、E  
L素子が有する温度特性によって、E  
L層の温度が高くなれば高くなるほど、E  
L素子を流れる電流は大きくなることがわかる。

【0050】この様に、E  
L表示装置を使用する温度(以下、環境温度という)によって、画素部のE  
L素子を流れる電流が変動し、画素部のE  
L素子の輝度が変化してしまう。このため、正確な階調表現ができなくなり、E  
L表示装置の信頼性を損う原因の1つとなっている。

【0051】また、E  
L素子を流れる電流が増えることによって、消費電力の増大を招く。

【0052】この様な、E  
L素子の環境温度による輝度の変動、及び消費電力の増大を抑えることを課題とする。

【0053】また、ボトムゲート型TFTには、特に、次のような2つの問題がある。

【0054】1つ目の問題点について説明する。

【0055】ボトムゲート型TFTにおいて、ゲート電極の側壁は、その上部に絶縁膜及び半導体薄膜を形成する作製工程上、なだらかな構造にする必要がある。そのため、ボトムゲート型TFTのゲート電極の幅(ゲート長)は、なだらかなゲート電極側壁であることをそれほど要求されないトップゲート型TFTのゲート電極の幅(ゲート長)と比べて、小さくてよいという問題がある。

【0056】次に、2つ目の問題点について説明する。

【0057】ボトムゲート型TFTでは、ゲート電極を、ソース領域及びドレイン領域として用いる半導体薄膜の下部に形成するため、この半導体薄膜は、凸型の形



状となる。この様な凸型の形状の半導体薄膜として、ポリシリコンなどの多結晶膜を用いる場合、平面上に形成された多結晶膜と比較して、結晶性が悪く、電界効果移動度(モビリティ)等の特性が劣るという問題がある。

【0058】これらの問題点により、ボトムゲート型TFTを用いて形成された駆動回路の周波数特性は、トップゲート型TFTを用いて形成されたものに比べて劣る。

【0059】ここで、大きな表示画面を有する表示装置で、規格がVGA以上のような、画素数が多い表示装置では、ソース信号線の数も増え、高速動作が必要となる。また、前述の時間分割階調方式を用い、サブフレーム期間を複数設けた場合も、高速動作が必要となる。そのため、ボトムゲート型TFTを用いたソース信号線駆動回路では、特にその動作速度が不十分となる。

【0060】そこで、環境温度の変化によるE.L素子の輝度の変化及び消費電流の増大を抑制可能な表示装置で、また、ボトムゲート型TFTを用いて構成した回路においても、そのソース信号線駆動回路の周波数特性を克服し、大型化、高精細化、及び高階調化が可能な表示装置を提供することを課題とする。

#### 【0061】

【課題を解決するための手段】E.L表示装置に温度モニター用のE.L素子(以下、モニター用E.L素子という)を設ける。そして温度モニター用のE.L素子の一方の電極を、定電流源に接続する。このモニター用のE.L素子の温度特性を用いて、画素のE.L素子を通る電流の大きさを一定に保つ。また、映像信号を時間軸伸張して、ソース信号線駆動回路における映像信号のサンプリングにマージンを持たせる。

【0062】以下に、本発明の構成を示す。

【0063】本発明によって、複数のE.L素子を有する複数の画素と、モニター用E.L素子とを有する表示装置であって、前記モニター用E.L素子の温度特性を用いて、前記複数のE.L素子を通る電流の温度による変動を小さくすることを特徴とする表示装置が提供される。

【0064】本発明によって、複数の画素を有する画素部と、電源供給線と、バッファアンプと、モニター用E.L素子と、定電流源とを有する表示装置であって、前記複数の画素は、薄膜トランジスタとE.L素子とをそれぞれ有しており、前記モニター用E.L素子及び前記E.L素子は、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたE.L層とをそれぞれ有しており、前記モニター用E.L素子の第1の電極と前記定電流源とは接続されており、前記モニター用E.L素子の第1の電極と前記バッファアンプの非反転入力端子が接続されており、前記バッファアンプの出力端子は、前記電源供給線に接続されており、前記電源供給線の電位は、前記薄膜トランジスタを介して前記E.L素子の第

1の電極に与えられていることを特徴とする表示装置が提供される。

【0065】本発明によって、複数の画素を有する画素部と、電源供給線と、バッファアンプと、モニター用E.L素子と、定電流源と、加算回路とを有する表示装置であって、前記複数の画素は、薄膜トランジスタとE.L素子とをそれぞれ有しており、前記モニター用E.L素子及び前記E.L素子は、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたE.L層とをそれぞれ有しており、前記モニター用E.L素子の第1の電極と前記定電流源とは接続されており、前記モニター用E.L素子の第1の電極と前記バッファアンプの非反転入力端子が接続されており、前記バッファアンプの出力端子は加算回路の入力端子に接続されており、前記加算回路の出力端子は前記電源供給線に接続されており、前記加算回路の入力端子と出力端子とは、常に一定の電位差を有しており、前記電源供給線の電位は、前記薄膜トランジスタを介して前記E.L素子の第1の電極に与えられていることを特徴とする表示装置が提供される。

【0066】本発明によって、絶縁基板上に、複数のソース信号線と、複数のゲート信号線と、複数の電源供給線と、複数の画素と、前記複数のソース信号線に信号を入力するためのソース信号線駆動回路と、前記複数のゲート信号線に信号を入力するためのゲート信号線駆動回路と、モニター用E.L素子とを有し、前記複数の画素は、それぞれE.L素子と、スイッチング用TFTと、駆動用TFTと、保持容量とを有しており、前記モニター用E.L素子及び前記E.L素子は、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたE.L層とをそれぞれ有しており、前記スイッチング用TFTのゲート電極は、前記複数のゲート信号線の1つと接続されており、前記スイッチング用TFTのソース領域とドレイン領域とは、一方は前記複数のソース信号線の1つと、もう一方は前記駆動用TFTのゲート電極とそれぞれ接続されており、前記駆動用TFTのソース領域とドレイン領域とは、一方は、前記複数の電源供給線の1つと、もう一方は、前記E.L素子が有する第1の電極もしくは第2の電極と接続されており、前記保持容量の電極の一方は、前記複数の電源供給線の1つと、もう一方は駆動用TFTのゲート電極と接続されており、前記モニター用E.L素子を用いて、前記複数の電源供給線より、前記E.L素子に流れる電流の、温度による変動を小さくすることを特徴とする表示装置が提供される。

【0067】本発明によって、絶縁基板上に、複数のソース信号線と、複数のゲート信号線と、複数の電源供給線と、複数の画素と、前記複数のソース信号線に信号を入力するためのソース信号線駆動回路と、前記複数のゲート信号線に信号を入力するためのゲート信号線駆動回路

路と、モニター用E L素子と、バッファアンプと、定電流源を有し、前記複数の画素は、それぞれE L素子と、スイッチング用T F Tと、駆動用T F Tと、保持容量とを有しており、前記モニター用E L素子及び前記E L素子は、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたE L層とをそれぞれ有しており、前記スイッチング用T F Tのゲート電極は、前記複数のゲート信号線の1つと接続されており、前記スイッチング用T F Tのソース領域とドレイン領域とは、一方は前記複数のソース信号線の1つと、もう一方は前記駆動用T F Tのゲート電極とそれぞれ接続されており、前記駆動用T F Tのソース領域とドレイン領域とは、一方は、前記複数の電源供給線のひとつと、もう一方は、前記E L素子が有する第1の電極と接続されており、前記保持容量の電極の一方は、前記複数の電源供給線のひとつと、もう一方は駆動用T F Tのゲート電極と接続されており、前記モニター用E L素子の第1の電極と前記定電流源とは接続されており、前記モニター用E L素子の第1の電極と前記バッファアンプの非反転入力端子が接続されており、前記バッファアンプの出力端子は前記電源供給線に接続されており、前記電源供給線の電位は前記駆動用T F Tを介して前記E L素子の第1の電極に与えられていることを特徴とする表示装置が提供される。

【0068】本発明によって、絶縁基板上に、複数のソース信号線と、複数のゲート信号線と、複数の電源供給線と、複数の画素と、前記複数のソース信号線に信号を入力するためのソース信号線駆動回路と、前記複数のゲート信号線に信号を入力するためのゲート信号線駆動回路と、モニター用E L素子と、バッファアンプと、定電流源と、加算回路とを有し、前記複数の画素は、それぞれE L素子と、スイッチング用T F Tと、駆動用T F Tと、保持容量とを有しており、前記モニター用E L素子及び前記E L素子は第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたE L層とをそれぞれ有しており、前記スイッチング用T F Tのゲート電極は、前記複数のゲート信号線の1つと接続されており、前記スイッチング用T F Tのソース領域とドレイン領域とは、一方は前記複数のソース信号線の1つと、もう一方は前記駆動用T F Tのゲート電極とそれぞれ接続されており、前記駆動用T F Tのソース領域とドレイン領域とは、一方は、前記複数の電源供給線のひとつと、もう一方は、前記E L素子が有する第1の電極と接続されており、前記保持容量の電極の一方は、前記複数の電源供給線のひとつと、もう一方は駆動用T F Tのゲート電極と接続されており、前記モニター用E L素子の第1の電極と前記定電流源とは接続されており、前記モニター用E L素子の第1の電極と前記バッファアンプの非反転入力端子が接続されており、前記バッファアンプの出力端子は加算回路の入力端子に接続されており、前記

加算回路の出力端子は前記電源供給線に接続されており、前記加算回路の入力端子と出力端子とは、常に一定の電位差を有しており、前記電源供給線の電位は前記駆動用T F Tを介して前記E L素子の第1の電極に与えられていることを特徴とする表示装置が提供される。

【0069】前記モニター用E L素子及び前記E L素子の、第1の電極は陽極であり、第2の電極は陰極であることを特徴とする表示装置であってもよい。

【0070】前記モニター用E L素子及び前記E L素子の、第1の電極は陰極であり、第2の電極は陽極であることを特徴とする表示装置であってもよい。

【0071】前記バッファアンプ、前記定電流源のうち少なくとも1つは、前記薄膜トランジスタと同一基板上の薄膜トランジスタにより構成されていることを特徴とする表示装置であってもよい。

【0072】前記バッファアンプ、前記定電流源、前記加算回路のうち少なくとも1つは、前記薄膜トランジスタと同一基板上の薄膜トランジスタにより構成されていることを特徴とする表示装置であってもよい。

【0073】前記バッファアンプ、前記定電流源のうち少なくとも1つは、前記スイッチング用T F T及び前記駆動用T F Tと同一基板上のT F Tにより構成されていることを特徴とする表示装置であってもよい。

【0074】前記バッファアンプ、前記定電流源、前記加算回路のうち少なくとも1つは、前記スイッチング用T F T及び前記駆動用T F Tと同一基板上のT F Tにより構成されていることを特徴とする表示装置であってもよい。

【0075】本発明によって、絶縁基板上に、複数のE L素子を有する複数の画素と、画素を構成する複数の画素T F Tと、前記画素T F Tを駆動する、ソース信号線駆動回路とゲート信号線駆動回路とを有する表示装置において、前記ソース信号線駆動回路は、デジタルの映像信号を順次サンプリングする手段を有し、且つ前記サンプリングは、複数の信号を同時にサンプリングすることを特徴とする表示装置が提供される。

【0076】本発明によって、絶縁基板上に、複数のE L素子を有する複数の画素と、画素を構成する複数の画素T F Tと、前記画素T F Tを駆動する、ソース信号線駆動回路とゲート信号線駆動回路とを有する表示装置において、前記ソース信号線駆動回路は、 $k$ 倍( $k$ は自然数)に時間伸張されたデジタルの信号を順次サンプリングする手法を有し、且つ前記サンプリングは、 $k$ 個の映像信号を同時にサンプリングすることを特徴とする表示装置が提供される。

【0077】本発明によって、絶縁基板上に、複数のE L素子を有する複数の画素と、画素を構成する複数の画素T F Tと、前記画素T F Tを駆動する、ソース信号線駆動回路とゲート信号線駆動回路とを有する表示装置において、前記ソース信号線駆動回路は、アナログの映像

信号を順次サンプリングする手段を有し、且つ前記サンプリングは、複数の信号を同時にサンプリングすることと特徴とする表示装置が提供される。

【0078】本発明によって、絶縁基板上に、複数のＥＬ素子を有する複数の画素と、画素を構成する複数の画素ＴＦＴと、前記画素ＴＦＴを駆動するソース信号線駆動回路とゲート信号線駆動回路とを有する表示装置において、前記ソース信号線駆動回路は、 $k$ 倍（ $k$ は自然数）に時間伸張されたアナログの信号を順次サンプリングする手法を有し、且つ前記サンプリングは、 $k$ 個の映像信号を同時にサンプリングすることと特徴とする表示装置が提供される。

【0079】前記ソース信号線駆動回路を構成するＴＦＴは、ボトムゲート型ＴＦＴであることを特徴とする表示装置であってもよい。

【0080】前記ＥＬ素子は、単色発光するＥＬ層を用い、色変換層と組み合わせて、カラー表示を可能にすることと特徴とする表示装置であってもよい。

【0081】前記ＥＬ素子は、白色発光するＥＬ層を用い、カラーフィルタと組み合わせて、カラー表示を可能にすることと特徴とする表示装置であってもよい。

【0082】前記ＥＬ素子のＥＬ層は、低分子系有機物質またはポリマー系有機物質であることを特徴とする表示装置であってもよい。

【0083】前記低分子系有機物質は、 $Alq_3$ （トリスー８キノリライトールアルミニウム）またはＴＰＤ（トリフェニルアミン誘導体）からなることを特徴とする表示装置であってもよい。

【0084】前記ポリマー系有機物質は、ＰＰＶ（ポリフェニレンビニレン）、ＰＶＫ（ポリビニルカルbazoon）またはポリカーボネートからなることを特徴とする表示装置であってもよい。

【0085】前記ＥＬ素子のＥＬ層は、無機物質であることを特徴とする表示装置であってもよい。

【0086】前記表示装置を用いることを特徴とするコンピュータ、テレビ受像機、電話機、モニター装置、カーナビゲーション装置であってもよい。

#### 【発明の実施の形態】

##### 【0087】（実施の形態１）

【0088】本発明の構成について図１を用いて説明する。

【0089】５０１は電源供給線を示している。なお本明細書において電源供給線は、ソース信号線に力入されるデジタルデータ信号によって、画素部のＥＬ素子（図示せず）が有する電極の一方に所定の電位を与えるための配線である。本明細書では電源供給線の電位を電源電位と呼ぶ。

【0090】５０２はバッファアンプ（緩衝増幅器）であり、５０３はモニター用ＥＬ素子、５０４は定電流源である。モニター用ＥＬ素子５０３の一方の電極は定電

流源５０４に接続されており、モニター用ＥＬ素子５０３には常に一定の電流が流れている。そしてＥＬ素子が有するＥＬ層の温度が変化すると、モニター用ＥＬ素子５０３を流れる電流の大きさが変化しないかわりに、定電流源５０４に接続されているモニター用ＥＬ素子５０３の電極の電位が変化する。

【0091】ここで、モニター用ＥＬ素子５０３と画素部のＥＬ素子との、同じ温度による両電極間の印加電圧と素子を流れる電流との関係が同じになるよう、各ＥＬ素子（モニター用ＥＬ素子５０３及び各画素部のＥＬ素子）は、作製されている。

【0092】ここで、モニター用ＥＬ素子５０３のバッファアンプ５０２に接続されている側が陽極の場合、電源供給線５０１に接続されている画素部のＥＬ素子の電極（画素電極）も陽極であるとする。一方、モニター用ＥＬ素子５０３のバッファアンプ５０２に接続されている側の電極が、陰極の場合、電源供給線５０１に接続されている画素部のＥＬ素子の電極（画素電極）も、陰極であるとする。

【0093】また、モニター用ＥＬ素子５０３の、バッファアンプ５０２に接続されていない側の電極と、画素部のＥＬ素子の対向電極には、ほぼ等しい電位が与えられているものとする。

【0094】一方バッファアンプ５０２は、２つの入力端子と１つの出力端子とを有しており、２つの入力端子のうち一方は非反転入力端子（＋）、もう一方は反転入力端子（－）である。モニター用ＥＬ素子５０３の一方の電極の電位は、バッファアンプ５０２の非反転入力端子に与えられる。バッファアンプに出力端子は、電源供給線５０１に接続されている。また、バッファアンプの反転入力端子は、バッファアンプの出力端子と接続されている。

【0095】バッファアンプは、定電流源５０４に接続されたモニター用ＥＬ素子５０３の電極の電位が、電源供給線５０１の配線容量等の負荷によって変化するのを防ぐ回路である。よってバッファアンプ５０２の非反転入力端子に与えられた電位は、電源供給線５０１の配線容量等の負荷によって変化することなく出力端子から出力され、電源電位として電源供給線５０１に与えられる。

【0096】よって、環境温度の変化により、モニター用ＥＬ素子５０３及び画素部のＥＬ素子のＥＬ層の温度が変化しても、ＥＬ素子に一定の電流が流れるように電源電位が変化する。これにより、環境温度の変化による輝度変化、及び消費電流の増大を抑えることができる。

【0097】なお本実施の形態において、バッファアンプ５０２、モニター用ＥＬ素子５０３、定電流源５０４は、それぞれ、画素部と同じ基板上に形成されている。また、ＩＣチップ上に形成されている。

【0098】またモニター用ＥＬ素子５０３は、画素部

の中に含まれていても良いし、画面部とは別に設けても良い。

【0099】(実施の形態2)

【0100】ボトムゲート型TFTの周波数特性対策として、高速動作が必要となる場合、ソース信号線駆動回路をいくつかのブロックに分割し、それぞれのブロックが、同時に何本かのソース信号線に対応する信号を処理することによって、ソース信号線駆動回路の処理速度を上げる。

【0101】まず、従来例において説明した時分割階調方式を用いる場合のソース信号線駆動回路を、いくつかのブロックに分けて駆動させる例について説明する。図17に、ソース信号線駆動回路の略図を示す。

【0102】ソース信号線駆動回路は、k本のソース信号線への出力に対応するブロックに分割されている。具体的には、ラッチ(A)及びラッチ(B)は、それぞれm個のブロック(ラッチ(A)<sub>1</sub>〜ラッチ(A)<sub>m</sub>)、(ラッチ(B)<sub>1</sub>〜ラッチ(B)<sub>m</sub>)から構成され、このそれぞれのブロックは、k個のラッチ回路を有している。

【0103】外部から入力されるデジタルデータ信号VDはk分割されている。

【0104】なお、このK分割されたデジタルデータ信号VDとは、外部の時分割信号発生回路によって、デジタルのビデオ信号を、前述した時分割階調表示を行うための信号に変換し、それらの信号の各サブフレーム期間における書き込み期間の信号を時間軸伸張し、k本のソース信号線に対応する信号毎に並列な信号に変換したものである。

【0105】この時間軸伸張するための回路は、表示装置の外部などに個別に設ければよい。

【0106】シフトレジスタからの信号により、ブロックラッチ(A)<sub>1</sub>において、k本のソース信号線への出力に対応するデジタルデータ信号VDが、同時にサンプリングされる。同様にして、順にラッチ(A)のブロック(ラッチ(A)<sub>2</sub>〜ラッチ(A)<sub>m</sub>)が選択され、すべてのソース信号線S<sub>1</sub>〜S<sub>m</sub>kへの出力に対応するデジタルデータ信号VDが、ラッチ(A)に保持される。その後ラッチ(B)において、ラッチパルスが入力されると、ラッチ(A)のそれぞれのブロックにおいて保持された信号は、一斉にラッチ(B)に入力され、ソース信号線S<sub>1</sub>〜S<sub>m</sub>kに出力される。

【0107】上記のように、ソース信号線駆動回路を分割することによって、ソース信号線駆動回路のシフトレジスタの動作速度は、分割しない場合と比較して約1/kでよい。

【0108】また、時分割階調方式以外の駆動方法においても、ソース信号線駆動回路にデジタルビデオ信号を入力する前に、k本のソース信号線に対応する信号毎に、パラレル信号に変換し、k本のソース信号線に対応する信号を同時に処理することによって、ソース信号線

駆動回路の動作に余裕を持たせることができる。

【0109】こうして、ボトムゲート型TFTを用いて構成されたソース信号線駆動回路を有する表示装置においても、大型化、高精細化及び高階調化が可能な表示装置を提供することができる。

【0110】実施の形態1と実施の形態2は、自由に組み合わせ実施することができる。

【0111】

【実施例】以下に、本発明の実施例について説明する。

【0112】(実施例1) 本実施例では、実施の形態1で、図1により示した構成とは異なる温度補正回路を用いた例について説明する。

【0113】図2に、本実施例の温度補正回路の構成を示す。

【0114】501は電源供給線であり、502はバッファアンプ(緩衝増幅器)、503はモニター用EL素子、504は定電流源、505は加算回路である。モニター用EL素子503の一方の電極は、定電流源504に接続されており、モニター用EL素子503には常に一定の電流が流れている。そしてEL素子が有するEL層の温度が変化すると、モニター用EL素子503を流れる電流の大きさが変化しないかわりに、定電流源504に接続されているモニター用EL素子503の電極の電位が変化する。

【0115】ここで、モニター用EL素子503と画素のEL素子(図示せず)との、同じ温度による両電極間の印加電圧と素子を流れる電流との関係が同じになるよう、各EL素子(モニター用EL素子503及び各画素のEL素子)は、作製されている。

【0116】ここで、モニター用EL素子503のバッファアンプ502に接続されている側が陽極の場合、電源供給線501に接続されている画素のEL素子の電極(画素電極)も陽極であるとする。一方、モニター用EL素子503のバッファアンプ502に接続されている側の電極が、陰極の場合、電源供給線501に接続されている画素のEL素子の電極(画素電極)も、陰極であるとする。

【0117】また、モニター用EL素子503の、バッファアンプ502に接続されていない側の電極と、画素側のEL素子の対向電極には、ほぼ等しい電位が与えられているものとする。

【0118】一方バッファアンプ502は2つの入力端子と1つの出力端子とを有しており、2つの入力端子のうち一方は非反転入力端子(+)、もう一方は反転入力端子(-)である。モニター用EL素子503の一方の電極の電位は、バッファアンプ502の非反転入力端子に与えられる。

【0119】バッファアンプは、定電流源504に接続されたモニター用EL素子503の電極の電位が、電源供給線501の配線容量等の負荷によって変化するのを

防ぐ回路である。よってバッファアンプ 502 の非反転入力端子に与えられた電位は、電源供給線 501 や加算回路 505 の配線容量等の負荷によって変化することなく出力端子から出力され、加算回路 505 に与えられる。

【0120】加算回路 505 に与えられたバッファアンプ 502 の出力端子の電位は、ある一定の電位差が加えられるか差し引かれたり、数倍に増幅される等した後、電源電位として電源供給線 501 に与えられる。

【0121】図 3 に本実施例の加算回路の詳しい回路図を示す。加算回路 505 は第 1 の抵抗 521 と、第 2 の抵抗 522 と、加算回路用電源 525 と、非反転増幅回路 520 とを有している。非反転増幅回路 520 は第 3 の抵抗 523 と、第 4 の抵抗 524 と、非反転増幅回路用電源 526 と、アンプ 527 とを有している。

【0122】第 1 の抵抗 521 の一方の端子は、加算回路の入力端子 (IN) である。そして、第 1 の抵抗 521 のもう一方の端子は、第 2 の抵抗 522 の一方の端子に接続されている。第 2 の抵抗 522 のもう一方の端子は、加算回路用電源 525 に接続されている。第 1 の抵抗 521 と第 2 の抵抗 522 との間からの出力は、非反転増幅回路 520 のアンプ 527 の非反転入力端子 (十) に入力される。

【0123】第 3 の抵抗 523 の一方の端子は、アンプ 527 の出力端子に、第 3 の抵抗 523 のもう一方の端子は、アンプ 527 の反転入力端子に接続されている。第 3 の抵抗 523 とアンプ 527 の反転入力端子との間からの出力は、第 4 の抵抗 524 の一方の端子に入力されている。第 4 の抵抗 524 のもう一方の端子は、非反転増幅回路用電源 526 と接続されている。第 3 の抵抗 523 とアンプ 527 の出力端子との間からの出力は加算回路 505 の出力端子 (OUT) から出力される。

【0124】上記構成によって、環境温度の変化により、モニター用 E.L. 素子 503 または画素部の E.L. 素子の E.L. 層の温度が変化しても、画素部の E.L. 素子に一定の電流が流れるように電源電位が変化する。よって E.L. 表示装置の環境温度が変化した場合でも、画素部の E.L. 素子の輝度を一定に保つことができる。

【0125】そして、なおかつ加算回路 505 を設けることで、電源供給線 501 の電位 (電源電位) を、モニター用 E.L. 素子 503 の定電流源 504 に接続されている電極の電位と同じにする必要がなくなる。

【0126】よってバッファアンプ 502、モニター用 E.L. 素子 503、定電流源 504 に流れる電流の大きさを抑えることができ、その結果、消費電力を抑えることができる。

【0127】なお、加算回路 505 は図 3 に示した構成に限定されない。

【0128】なお本実施例において、バッファアンプ 502、モニター用 E.L. 素子 503、定電流源 504、加算

回路 505 は、それぞれ、画素部と同じ基板上に形成されていても良いし、IC チップ上に形成されていても良い。

【0129】またモニター用 E.L. 素子 503 は、画素部の中に含まれていても良いし、画素部とは別に設けても良い。

【0130】(実施例 2) 本実施例では、本発明の表示装置の温度補正回路が有するバッファアンプの構造の例について説明する。

【0131】画素に含まれる TFT と同じ構成の TFT でバッファアンプを作製した例を、図 8 に示す。

【0132】バッファアンプは、TFT 1901~1909、コンデンサ 1910、定電流源 1911、1912、電源線 1930、1931 により構成される。

【0133】ここで、TFT 1901、1902、1906、1909 は、n チャネル型 TFT であり、TFT 1903~1905、1907、1908 は、p チャネル型 TFT の場合を例に説明する。

【0134】このとき、電源線 1930 の電位は、電源線 1931 の電位より高く設定されている。なお、図 8 では、電源線 1931 の電位は 0V となっているがこれに限定されない。

【0135】しかし、本実施例の TFT の極性はこれに限定されない。つまり、TFT 1901~TFT 1909 は、n チャネル型 TFT でも p チャネル型 TFT でもどちらでも構わない。しかし、差動増幅器 1921 を構成する TFT 1901 及び 1902 は同じ極性で、ほぼ同じ特性を有するものでなくてはならない。また、カレントミラー回路 1922 を構成する TFT 1903 及び 1904 は同じ極性で、ほぼ同じ特性を有するものでなければならない。

【0136】このバッファアンプの動作について以下に詳しく説明する。

【0137】TFT 1901 及び 1902 によって構成される差動増幅器 1921 について説明する。

【0138】TFT 1901 と TFT 1902 のソース領域は接続され、定電流源 1911 と接続されている。

【0139】オペアンプの非反転入力端子に相当する TFT 1901 のゲート電極と、バッファアンプの反転入力端子に相当する TFT 1902 のゲート電極に入力された電位の差により、それぞれの TFT のドレイン・ソース間に流れる電流量が異なる。この電流をそれぞれ  $i_1$  と  $i_2$  とする。

【0140】ここで、カレントミラー回路 1922 は、TFT 1903 及び 1904 によって構成される。TFT 1903 及び TFT 1904 のソース領域は、共に電源線 1930 に接続されている。また、TFT 1904 のドレイン領域とゲート電極は接続されている。TFT 1903 のゲート電極と TFT 1904 のゲート電極は、接続されているため、この 2 つの TFT のゲート電

極の電位は等しい。そのため、TFT1903とTFT1904のそれぞれのソース・ドレイン間を流れる電流量は、等しくなる。それ故、差分増幅器1921のTFT1901とTFT1902を流れる電流 $i_1$ と $i_2$ の差分に相当する電流 $i_3$ が、カレントミラー回路1922に入力されなくてはならない。

【0141】電流 $i_3$ は、コンデンサ1910から供給される。これにより、コンデンサ1910の電極間の電位差 $V_1$ が増大する。電位差 $V_1$ は、ソース接地増幅回路1923に入力される。

【0142】ソース接地増幅回路1923は、TFT1905によって構成される。入力された電位差 $V_1$ は、TFT1905のゲート・ソース間の電位差となる。この電位差 $V_1$ に対応して、電源線1930より電流 $i_4$ が流れていく。ここで、定電流源1912は、一定電流 $i_0$ しか流さない。そのため、電流 $i_4$ と $i_0$ の差分 $i_5$ は、ソースフォロバッファ回路1924に入力される。この電流 $i_5$ は、増幅された電位差 $V_1$ に対応して増大している。

【0143】ソースフォロバッファ回路1924は、TFT1906及び1907によって構成されている。ソース接地増幅回路1923からの入力 $i_5$ は、TFT1906のゲート電極に入力される。この入力電流 $i_5$ により、TFT1906のゲート電位が大きくなり、TFT1906のソース・ドレイン間を流れる電流 $i_6$ の量は大きくなる。すなわち、バッファアンプより、大きな電流が出力される。

【0144】ここで、バッファアンプの出力端子と反転入力端子が接続されると、出力端子の電位は、非反転入力端子の電位と同じになるように動作する。こうして、バッファアンプは、非反転入力端子に入力された信号電圧と同じ電圧を出力端子から出力する。

【0145】なお、本発明の表示装置のバッファアンプの構成は、図8に示した構成に限らず、公知のあらゆる構成のバッファアンプを用いることができる。

【0146】本実施例は、実施例1と自由に組み合わせて実施することが可能である。

【0147】(実施例3) 本実施例では、本発明の表示装置の画素部とその周辺に設けられる駆動回路部のTFTとを同時に作製する方法について説明する。但し、説明を簡単にするために、駆動回路に關しては、基本単位であるCMOS回路を図示することとする。

【0148】まず、図19に示すように、ガラス基板501上にクロム膜からなるゲート電極502～505を形成し、その上に酸化酸化珪素膜( $\text{SiOxNy}$ )で表される絶縁膜)からなるゲート絶縁膜507を形成する。次に、ゲート絶縁膜507の上に非晶質珪素膜を形成し、レーザアニールにより結晶化した後にパターンニングして結晶質珪素膜からなる半導体膜508～511を形成する。ここまでの工程は公知の材料および公知の技術を

用いれば良い。(図19(A))

【0149】次に、半導体膜508～511上に酸化珪素膜からなる絶縁膜512～515が形成され、その上からリンもしくは砒素を添加する。このとき添加方法は公知の技術を用いれば良い。こうしてn型不純物領域516～519が形成される。n型不純物領域516～519にはリンもしくは砒素が $1 \times 10^{21} \text{ atoms/cm}^3$ の濃度で含まれる。(図19(B))

【0150】次に、絶縁膜512～515をゲート電極502～505をマスクとして裏面露光によりパターンニングし、絶縁膜(チャネル保護膜)520～523を形成する。そして、その状態で再びリンもしくは砒素を公知の技術を用いて添加する。こうしてn型不純物領域524～531が形成される。n型不純物領域524～531にはリンもしくは砒素が $1 \times 10^{17} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ の濃度で含まれる。(図19(C))

【0151】次に、レジストマスク532、533を設け、ボロンを公知の技術により添加する。こうしてp型不純物領域534～537が形成される。p型不純物領域534～537にはボロンが $3 \times 10^{20} \sim 5 \times 10^{21} \text{ atoms/cm}^3$ の濃度で含まれる。なお、p型不純物領域534～537には既にリンもしくは砒素が添加されているが、ボロンが3倍以上の濃度で添加されるため、完全にn型からp型に反転する。(図19(D))

【0152】次に、レジストマスク532、533を除去し、酸化珪素膜と酸化酸化珪素膜との積層構造からなる第1層間絶縁膜538を形成する。そして、第1層間絶縁膜538にコンタクトホールを形成し、モリブデンとタングステンとの積層構造からなる配線539～544を形成する。(図19(E))

【0153】この後は、図20に示すように、第2層間絶縁膜545、画素電極546、バンク547a、547b、E.L層548、陰極549および保護膜550を形成して、図20に示す断面構造の発光装置が完成する。

【0154】本実施例は、実施例1～実施例2のいずれとも自由に組み合わせて実施することが可能である。

【0155】(実施例4) 図9(A)は本発明のE.L表示装置の上面図である。また、図9(A)をA-A'で切断した断面図を図9(B)に示す。

【0156】図9(A)において、4010は基板、4011は画素部、4012はソース信号線駆動回路、4013はゲート信号線駆動回路であり、それぞれの駆動回路は配線4014、4016を経てFPC4017に至り、外部機器へと接続される。また、4015は電源供給線等の配線である。

【0157】このとき、少なくとも画素部、好ましくは駆動回路及び画素部を囲むようにしてカバー材6000、シーリング材(ハウジング材ともいう)70000、密封材(第2のシーリング材)7001が設けられてい

る。

【0158】また、図9(B)は本実施例のEL表示装置の断面構造であり、基板4010、下地膜4021の上に駆動回路用TFT(但し、ここではnチャネル型TFTとpチャネル型TFTを組み合わせたCMOS回路を図示している。)4022及び画素部用TFT4023(但し、ここではEL素子への電流を制御する駆動用TFTだけ図示している。)が形成されている。これらのTFTは公知の構造(トップゲート構造またはボトムゲート構造)を用いれば良い。

【0159】駆動回路用TFT4022、画素部用TFT4023が完成したら、樹脂材料でなる層間絶縁膜(平坦化膜)4026の上に画素部用TFT4023のドレイン領域と電気的に接続する透明導電膜でなる画素電極4027を形成する。透明導電膜としては、酸化インジウムと酸化スズとの化合物(ITOと呼ばれる)または酸化インジウムと酸化亜鉛との化合物を用いることができる。そして、画素電極4027を形成したら、絶縁膜4028を形成し、画素電極4027上に開口部を形成する。

【0160】次に、EL層4029を形成する。EL層4029は公知のEL材料(正孔注入層、正孔輸送層、発光層、電子輸送層または電子注入層)を自由に組み合わせて積層構造または単層構造とすれば良い。どのような構造とするかは公知の技術を用いれば良い。また、EL材料には低分子系材料と高分子系(ポリマー系)材料がある。低分子系材料を用いる場合は蒸着法を用いるが、高分子系材料を用いる場合には、スピンコート法、印刷法またはインクジェット法等の簡易な方法を用いることが可能である。

【0161】本実施例では、シャドーマスクを用いて蒸着法によりEL層を形成する。シャドーマスクを用いて画素毎に波長の異なる発光が可能な発光層(赤色発光層、緑色発光層及び青色発光層)を形成することで、カラー表示が可能となる。その他にも、色変換層(CCM)とカラーフィルターを組み合わせた方式、白色発光層とカラーフィルターを組み合わせた方式があるがいずれの方法を用いても良い。勿論、単色発光のEL表示装置とすることもできる。

【0162】EL層4029を形成したら、その上に陰極4030を形成する。陰極4030とEL層4029の界面に存在する水分や酸素は極力排除しておくことが望ましい。従って、真空中でEL層4029と陰極4030を連続成膜するか、EL層4029を不活性雰囲気中で形成し、大気解放しないで陰極4030を形成するといった工夫が必要である。本実施例ではマルチチャンバ方式(クラスターツール方式)の成膜装置を用いることで上述のような成膜を可能とする。

【0163】なお、本実施例では陰極4030として、LiF(フッ化リチウム)膜とAl(アルミニウム)膜

の積層構造を用いる。具体的にはEL層4029上に蒸着法で1nm厚のLiF(フッ化リチウム)膜を形成し、その上に300nm厚のアルミニウム膜を形成する。勿論、公知の陰極材料であるMgAg電極を用いても良い。そして陰極4030は4031で示される領域において配線4016に接続される。配線4016は陰極4030に所定の電圧を与えるための電源供給線であり、導電性ペースト材料4032を介してFPC4017に接続される。

【0164】4031に示された領域において、陰極4030と配線4016とを電気的に接続するために、層間絶縁膜4026及び絶縁膜4028にコンタクトホールを形成する必要がある。これらは層間絶縁膜4026のエッチング時(画素電極用コンタクトホールの形成時)や絶縁膜4028のエッチング時(EL層形成前の開口部の形成時)に形成しておけば良い。また、絶縁膜4028をエッチングする際に、層間絶縁膜4026まで一括でエッチングしても良い。この場合、層間絶縁膜4026と絶縁膜4028が同じ樹脂材料であれば、コンタクトホールの形状を良好なものとすることができ

る。

【0165】このようにして形成されたEL素子の表面を覆って、パッシベーション膜6003、充填材6004、カバー材6000が形成される。

【0166】さらに、EL素子部を囲むようにして、カバー材6000と基板4010の間にシーリング材7000が設けられ、さらにシーリング材7000の外側には密封材(第2のシーリング材)7001が形成される。

【0167】このとき、この充填材6004は、カバー材6000を接着するための接着剤としても機能する。充填材6004としては、PVC(ポリビニールクロライド)、エポキシ樹脂、シリコン樹脂、PVB(ポリビニルブチラル)またはEVA(エチレンビニルアセテート)を用いることができる。この充填材6004の内部に乾燥剤を設けておくと、吸湿効果を保持できるので好ましい。

【0168】また、充填材6004の中にスペーサーを含有させてもよい。このとき、スペーサーをBaOなどからなる粒状物質とし、スペーサー自体に吸湿性をもたせてもよい。

【0169】スペーサーを設けた場合、パッシベーション膜6003はスペーサー圧を緩和することができる。また、パッシベーション膜6003とは別に、スペーサー圧を緩和する樹脂膜などを設けてもよい。

【0170】また、カバー材6000としては、ガラス板、アルミニウム板、ステンレス板、FRP(Fiberglass Reinforced Plastic)板、PVF(ポリビニルフルオライド)フィルム、マイラーフィルム、ポリエステルフィルムまたはアクリ

ルフィルムを用いることができる。なお、充填材 6004 として PVB や EVA を用いる場合、数十  $\mu\text{m}$  のアルミニウムホイルを PVF フィルムやマイラーフィルムで挟んだ構造のシートを用いることが好ましい。

【0171】但し、EL 素子からの発光方向（光の放射方向）によっては、カバー材 6000 が透光性を有する必要がある。

【0172】また、配線 4016 はシーリング材 7000 および密封材 7001 と基板 4010 との隙間を通して FPC 4017 に電氣的に接続される。なお、こ

【0173】なお図 9 では、充填材 6004 を設けてからカバー材 6000 を接着し、充填材 6004 の側面（露出面）を覆うようにシーリング材 7000 を取り付けているが、カバー材 6000 及びシーリング材 7000 を取り付けてから、充填材 6004 を設けても良い。この場合、基板 4010、カバー材 6000 及びシーリング材 7000 で形成されている空隙に通じる充填材の注入口を設ける。そして前記空隙を真空状態（ $10^{-2}\text{Torr}$  以下）にし、充填材の入っている水槽に注入口を浸してから、空隙の外の気圧を空隙の中の気圧よりも高くして、充填材を空隙の中に充填する。

【0174】本実施例は、実施例 1～実施例 3 のいずれとも自由に組み合わせて実施することが可能である。

【0175】（実施例 5）次に、図 9（A）、（B）とは異なる形態の EL 表示装置を作製した例について、図 10（A）、（B）を用いて説明する。図 9（A）、（B）と同じ番号のものは同じ部分を指しているため説明は省略する。

【0176】図 10（A）は本実施例の EL 表示装置の上面図であり、図 10（A）を A-A' で切断した断面図を図 10（B）に示す。

【0177】図 9 に従って、EL 素子の表面を覆ってパッシベーション膜 6003 までを形成する。

【0178】さらに、EL 素子を覆うようにして充填材 6004 を設ける。この充填材 6004 は、カバー材 6000 を接着するための接着剤としても機能する。充填材 6004 としては、PVC（ポリビニルクロライド）、エポキシ樹脂、シリコン樹脂、PVB（ポリビニルブチラル）または EVA（エチレンビニルアセテート）を用いることができる。この充填材 6004 の内部に乾燥剤を設けておく、吸湿効果を保持できるので好ましい。

【0179】また、充填材 6004 の中にスペーサーを含有させてよい。このとき、スペーサーを BaO などかなる粒状物質とし、スペーサー自体に吸湿性をもたせてよい。

【0180】スペーサーを設けた場合、パッシベーション膜 6003 はスペーサー圧を緩和することができる。また、パッシベーション膜とは別に、スペーサー圧を緩和する樹脂膜などを設けてよい。

【0181】また、カバー材 6000 としては、ガラス板、アルミニウム板、ステンレス板、FRP（Fiberglass-Reinforced Plastic）板、PVF（ポリビニルフルオライド）フィルム、マイラーフィルム、ポリエステルフィルムまたはアクリルフィルムを用いることができる。なお、充填材 6004 として PVB や EVA を用いる場合、数十  $\mu\text{m}$  のアルミニウムホイルを PVF フィルムやマイラーフィルムで挟んだ構造のシートを用いることが好ましい。

【0182】但し、EL 素子からの発光方向（光の放射方向）によっては、カバー材 6000 が透光性を有する必要がある。

【0183】次に、充填材 6004 を用いてカバー材 6000 を接着した後、充填材 6004 の側面（露出面）を覆うようにフレーム材 6001 を取り付ける。フレーム材 6001 はシーリング材（接着剤として機能する）6002 によって接着される。このとき、シーリング材 6002 としては、光硬化性樹脂を用いるのが好ましいが、EL 層の耐熱性が許せば熱硬化性樹脂を用いても良い。なお、シーリング材 6002 は、できるだけ水分や酸素を透過しない材料であることが望ましい。また、シーリング材 6002 の内部に乾燥剤を添加してあっても良い。

【0184】また、配線 4016 はシーリング材 6002 と基板 4010 との隙間を通して FPC 4017 に電氣的に接続される。なお、ここでは配線 4016 について説明したが、他の配線 4014、4015 も同様にしてシーリング材 6002 の下を通して FPC 4017 に電氣的に接続される。

【0185】なお図 10 では、充填材 6004 を設けてからカバー材 6000 を接着し、充填材 6004 の側面（露出面）を覆うようにフレーム材 6001 を取り付けているが、カバー材 6000 及びフレーム材 6001 を取り付けてから、充填材 6004 を設けても良い。この場合、基板 4010、カバー材 6000 及びフレーム材 6001 で形成されている空隙に通じる充填材の注入口を設ける。そして前記空隙を真空状態（ $10^{-2}\text{Torr}$  以下）にし、充填材の入っている水槽に注入口を浸してから、空隙の外の気圧を空隙の中の気圧よりも高くして、充填材を空隙の中に充填する。

【0186】本実施例は、実施例 1～実施例 3 のいずれとも自由に組み合わせて実施することが可能である。

【0187】（実施例 6）本発明の表示装置の断面部のさらに詳細な断面構造を図 11 に示す。

【0188】図 11 において、基板 3501 上に設けられたスイッチング用 TFT 3502 は、公知の方法を用



いて作製される。本実施例ではシングルゲート構造としている。なお、本実施例ではシングルゲート構造としているが、ダブルゲート構造でも構わないし、トリプルゲート構造でそれ以上のゲート本数を持つマルチゲート構造でも構わない。

【0189】本実施例では、駆動用TFT3503をシングルゲート構造で図示しているが、複数のTFTを直列につなげたマルチゲート構造としても良い。さらに、複数のTFTを並列につなげて実質的にチャネル形成領域を複数の分割し、熱の放射を高い効率で行えるようにして構造としても良い。このような構造は熱による劣化対策として有効である。

【0190】本実施例では、スイッチング用TFTと駆動用TFTは、どちらもnチャネル型TFTの場合について説明する。

【0191】また、駆動用TFT3503は、公知の方法を用いて作製される。このとき、スイッチング用TFT3502のドレイン配線35は、駆動用TFT3503のゲート電極37に電気的に接続されている。駆動用TFT3503のドレイン配線40をEL素子の陰極43に接続している。また、駆動用TFT3503のソース領域34は電源供給線（図示せず）に接続され、常に一定の電圧が加えられている。

【0192】スイッチング用TFT3502及び駆動用TFT3503の上には、樹脂絶縁膜でなる平坦化膜42が形成される。平坦化膜42を用いてTFTによる段差を平坦化することは非常に重要である。後に形成されるEL層は非常に薄いため、段差が存在することによって発光不良を起こす場合がある。従って、EL層をできるだけ平坦面に形成しようとして画素電極を形成する前に平坦化しておくことが望ましい。

【0193】また、43は反射性の高い導電膜でなる画素電極（EL素子の陰極）であり、駆動用TFT3503のドレイン領域40に電気的に接続される。画素電極43としてはアルミニウム合金膜、銅合金膜または銀合金膜など低抵抗な導電膜またはそれらの積層膜を用いることが好ましい。勿論、他の導電膜との積層構造としても良い。

【0194】また、絶縁膜（好ましくは樹脂）で形成されたバンク4a、44bにより形成された溝（画素に相当する）中に発光層45が形成される。なお、ここでは一画素しか図示していないが、R（赤）、G（緑）、B（青）の各色に対応した発光層を作り分けても良い。発光層とする有機EL材料としてはπ共役ポリマー系材料を用いる。代表的なポリマー系材料としては、ポリバ

【0195】なお、PPV系有機EL材料としては様々な型のものがあるが、例えば「H. Shenk, H. Becker, O. Ge

lsen, E. Kluge, W. Kreuder, and H. Spreitzer, "Polymers for Light Emitting Diodes", Euro Display, Proceedings, 1999, p. 33-37"や特開平10-92576号公報に記載されたような材料を用いれば良い。

【0196】具体的な発光層としては、赤色に発光する発光層にはシアノポリフェニレンビニレン、緑色に発光する発光層にはポリフェニレンビニレン、青色に発光する発光層には、ポリフェニレンビニレン若しくはポリアルキルフェニレンを用いれば良い。膜厚は30～150nm（好ましくは40～100nm）とすれば良い。

【0197】但し、以上の例は発光層として用いることのできる有機EL材料の一例であって、これに限定する必要はまったくない。発光層、電荷輸送層または電荷注入層を自由に組み合わせることでEL層（発光及びそのためのキャリアの移動を行わせるための層）を形成すれば良い。

【0198】例えば、本実施例ではポリマー系材料を発光層として用いる例を示したが、低分子系有機EL材料を用いても良い。また、電荷輸送層や電荷注入層として炭化硅素等の無機材料を用いることも可能である。これらの有機EL材料や無機材料は公知の材料を用いることができる。

【0199】本実施例では発光層45の上に、透明導電膜でなる陽極47が設けられる。本実施例の場合、発光層45で生成された光は上面側に向かって（TFTが形成された基板とは反対の方向に向かって）放射されるため、陽極は透光性でなければならない。透明導電膜としては酸化インジウムと酸化スズとの化合物や酸化インジウムと酸化亜鉛との化合物を用いることができるが、耐熱性の低い発光層や正孔注入層を形成した後で形成するため、可能な限り低温で成膜できるものが好ましい。

【0200】陽極47まで形成された時点で、EL素子3505が完成する。なお、ここでのいうEL素子3505は、画素電極（陰極）43、発光層45及び陽極47とによって形成されている。画素電極43は画素の面積にほぼ一致するため、画素全体がEL素子として機能する。従って、発光の利用効率が高くなり、明るい画像表示が可能となる。

【0201】本実施例では、陽極47の上にさらに第2パッシベーション膜48を設けている。第2パッシベーション膜48としては酸化硅素膜または酸化酸化硅素膜が好ましい。この目的は、外部とEL素子とを遮断することであり、有機EL材料からの脱ガスを抑える意味との両方を併せ持つ。これによりEL表示装置の信頼性が高められる。

【0202】なお、駆動用TFTは、nチャネル型TFTでもpチャネル型TFTでもどちらでもよいが、本実施例のように、EL素子の陽極が対向電極、EL素子の陰極が画素電極となっている場合、駆動用TFTは、n

チャンネル型TFTであることが望ましい。

【0203】本実施例は、実施例1～実施例5のいずれとも自由に組み合わせて実施することが可能である。

【0204】(実施例7)本実施例では、実施例6に示した画素部において、EL素子3505の構造を反転させた構造について説明する。説明には図12を用いる。なお、実施例6で示した、図11の構造と異なる点はEL素子の部分と駆動用TFTだけである。図11と同じ部分は同じ符号を用いて示し、説明は省略する。

【0205】本実施例において、スイッチング用TFT及び駆動用TFTは、nチャネル型TFTでもpチャネル型TFTでもどちらでもかまわないが、EL素子の画素電極が、陽極となっている場合、駆動用TFTはpチャネル型TFTであることが望ましい。

【0206】図12において、駆動用TFT3703はpチャネル型TFTであり、公知の方法を用いて作製することができる。本実施例では、駆動用TFT3703のドレイン配線55をEL素子3701の陽極50に接続し、駆動用TFT3703のソース領域56を電源供給線(図示せず)に接続する構造としている。

【0207】また、スイッチング用TFTは、nチャネル型TFTであるとする。駆動用TFT3703のゲート電極57は、スイッチング用TFT3502のドレイン配線35と電気的に接続されている。

【0208】本実施例では、画素電極(陽極)50として透明導電膜を用いる。具体的には酸化インジウムと酸化亜鉛との化合物でなる導電膜を用いる。勿論、酸化インジウムと酸化スズとの化合物でなる導電膜を用いても良い。

【0209】そして、絶縁膜でなるバンク51a、51bが形成された後、溶液塗布によりポリビニルカルbazolでなる発光層52が形成される。その上には、アルミニウム合金でなる陰極54が形成される。この場合、陰極54がバンプレーション膜としても機能する。こうしてEL素子3701が形成される。

【0210】本実施例の場合、発光層52で発生した光は、矢印で示されるようにTFTが形成された基板の方に向かって放射される。

【0211】本実施例は、実施例1～実施例5のいずれとも自由に組み合わせて実施することが可能である。

【0212】(実施例8)本実施例では、ソース信号線駆動回路の構成について説明する。

【0213】ソース信号線駆動回路は、実施例3等の工程により絶縁基板上にボトムゲート型TFTを用いて形成される。

【0214】始めに、図15において、発明の実施の形態2において図17で示した、分割したソース信号線駆動回路を実際に素子を用いて構成した例を、回路図で示す。

【0215】なお、これは、外部よりソース信号線駆動

回路にデジタルの映像信号を入力し、ソース信号線にデジタルの信号を出力する場合の例である。

【0216】図15では、1ブロックのラッチ(A)及びラッチ(B)に注目する。

【0217】シフトレジスタ8801、ラッチ(A)(8802)、ラッチ(B)(8803)、が図に示すように配置されている。1組のラッチ(A)(8802)と1組のラッチ(B)(8803)が、4本のソース信号線S<sub>a</sub>～S<sub>d</sub>に対応している。

【0218】なお、本実施例では、デジタル映像信号を4分割して入力し、4つの信号を同時にサンプリングする場合について説明するが、本発明はこれに限らず、任意の分割数k(kは、2以上の整数とする)で信号をサンプリングする構成でもよい。

【0219】なお、本実施例では信号が有する電圧の振幅の幅を変えるレベルシフトやバッファ等を設けなかったが、設計者が適宜設けるようにしても良い。

【0220】クロック信号CLK、CLKの極性が反転したクロック信号CLKB、スタートパルス信号SP、駆動方向切り替え信号SL/Rはそれぞれ図に示した配線からシフトレジスタ8801に入力される。また外部から入力されるデジタルデータ信号VDは、時間軸伸張され4分割されて、図に示した配線からラッチ(A)(8802)に入力される。ラッチ信号S<sub>—</sub>LAT、S<sub>—</sub>LATの極性が反転した信号S<sub>—</sub>LATbはそれぞれ図に示した配線からラッチ(B)(8803)に入力される。

【0221】シフトレジスタ8801からの信号が入力されると、4分割されたデジタルデータ信号線より、ラッチ(A)(8802)は4つのデジタルデータ信号VDを同時にサンプリングし、保持する。ラッチ信号S<sub>—</sub>LAT及びS<sub>—</sub>LATbが入力されると、ラッチ(A)に保持された信号は、ラッチ(B)(8803)に一斉に送られて、ソース信号線S<sub>a</sub>～S<sub>d</sub>に出力される。

【0222】ラッチ(A)(8802)の詳細な構成について、ソース信号線S<sub>a</sub>に対応するラッチ(A)(8802)の一部8804を例にとりて説明する。ラッチ(A)(8802)の一部8804は、2つのクロックドインバートと2つのインバートを有している。

【0223】ラッチ(A)(8802)の一部8804の上面図を図16に示す。831a、831bはそれぞれ、ラッチ(A)(8802)の一部8804が有するインバートの1つを形成するTFTの活性層であり、836は該インバートの1つを形成するTFTの共通のゲート電極である。また832a、832bはそれぞれ、ラッチ(A)(8802)の一部8804が有するもう1つのインバートを形成するTFTの活性層であり、837a、837bは活性層832a、832b上にそれぞれ設けられたゲート電極である。なおゲート電極83

7a、837bは電気的に接続されている。

【0224】833a、833bはそれぞれ、ラッチ(A)(8802)の一部8804が有するクロックドインバータの1つを形成するTFTの活性層である。活性層833a上にはゲート電極838a、838bが設けられており、ダブルゲート構造となっている。また活性層833b上にはゲート電極838b、839が設けられており、ダブルゲート構造となっている。

【0225】834a、834bはそれぞれ、ラッチ(A)(8802)の一部8804が有するもう1つのクロックドインバータを形成するTFTの活性層である。活性層834a上にはゲート電極839、840が設けられており、ダブルゲート構造となっている。また活性層834b上にはゲート電極840、841が設けられており、ダブルゲート構造となっている。

【0226】次に、アナログ方式を用いた場合の、分割されたソース信号線駆動回路の構成について説明する。

【0227】なお、アナログ方式とは、表示装置において、ソース信号線にアナログの信号を入力することによって画素の輝度を表現する方式を示す。また、ここでは、ソース信号線駆動回路にアナログの信号を入力して、ソース信号線にアナログの信号を出力する場合について説明する。

【0228】図21にアナログ方式を用いたソース信号線駆動回路の例を示す。

【0229】前述したデジタルデータ信号のサンプリングの場合と同様に、複数の時間伸張されたアナログデータ信号VAが、図の4本の配線より入力される。

【0230】図21では、信号線S<sub>a</sub>～S<sub>d</sub>への出力に対応するソース信号線駆動回路の1ブロックに注目している。

【0231】シフトレジスタ8801からの信号によって、TFT2101a～2101dが同時にオン状態となると、4分割されたアナログデータ信号VAが、同時にサンプリングされる。

【0232】なお、本実施例では、4本のソース信号線へのアナログデータ信号VAを同時にサンプリングする例について説明しているが、本発明の表示装置のソース信号線駆動回路は、この構成に限らない。つまり、任意の本数のソース信号線へのアナログデータ信号VAを同時にサンプリングする構成のソース信号線駆動回路を用いることができる。

【0233】図22(A)は、アナログのビデオ信号を、時間伸張しアナログデータ信号VAを作成する回路(以下、時間軸伸張回路という)の例である。

【0234】スイッチSW1～SW4は、図22(B)のタイミングチャートで示したような開閉信号により、順に開閉し、アナログビデオ信号をサンプリングし、保持容量2201～2204に保持する。保持された信号は、バッファ2211～2214を介して出力される。

こうして4分割されたアナログデータ信号VAが作成される。

【0235】なお、本実施例では、アナログビデオ信号を、4本のソース信号線に対応するアナログデータ信号VAに変換する時間軸伸張回路の例に説明しているが、本発明の表示装置の時間軸伸張回路は、この構成に限らない。つまり、アナログビデオ信号を、任意の数のソース信号線に対応するアナログデータ信号に変換する構成の時間軸伸張回路を用いることができる。

【0236】本実施例は、実施例1～実施例7のいずれとも自由に組み合わせて実施することが可能である。

【0237】(実施例9)本発明のEL表示装置において、EL素子が有するEL層に用いられる材料は、有機EL材料に限定されず、無機EL材料を用いても実施できる。但し、現在の無機EL材料は非常に駆動電圧が高いため、そのような駆動電圧に耐えうる耐圧特性を有するTFTを用いなければならない。

【0238】または、将来的にさらに駆動電圧の低い無機EL材料が開発されれば、本発明に適用することは可能である。

【0239】本実施例は、実施例1～実施例8のいずれとも自由に組み合わせて実施することが可能である。

【0240】(実施例10)本発明において、EL層として用いる有機物質は低分子系有機物質であってもポリマー系(高分子系)有機物質であっても良い。低分子系有機物質はAlq<sub>3</sub>(トリス-8-キノリライト-アルミニウム)、TPD(トリフェニルアミン誘導体)等を中心とした材料が知られている。ポリマー系有機物質として、π共役ポリマー系の物質が挙げられる。代表的には、PPV(ポリフェニレンビニレン)、PVK(ポリビニルカルbazol)、ポリカーボネート等が挙げられる。

【0241】ポリマー系(高分子系)有機物質は、スピンコーティング法(溶液塗布法ともいう)、ディッピング法、ディスペンサ法、印刷法またはインクジェット法など簡易な薄膜形成方法で形成でき、低分子系有機物質に比べて耐熱性が高い。

【0242】また本発明のEL表示装置が有するEL素子において、そのEL素子が有するEL層が、電子輸送層と正孔輸送層とを有している場合、電子輸送層と正孔輸送層とを無機材料、例えば非晶質のSiまたは非晶質のSi<sub>1-x</sub>C<sub>x</sub>等の非晶質半導体で構成しても良い。

【0243】非晶質半導体には、多量のトラップ準位が存在し、かつ非晶質半導体が他の層と接する界面において多量の界面準位を形成する。そのため、EL素子は低い電圧で発光させることができるとともに、高輝度化を図ることもできる。

【0244】また有機EL層にドーパント(不純物)を添加し、有機EL層の発光の色を変化させても良い。ドーパントとして、DCM1、ナイルレッド、ルブレン、

クマリン 6、TPB、キナクリドン等が挙げられる。

【0245】本実施例は、実施例 1～実施例 8 のいずれも自由に組み合わせて実施することが可能である。

【0246】(実施例 11) 本実施例では、本発明を用いて E-L 表示装置を作製した例について図 13 (A)、

(B) を用いて説明する。

【0247】図 13 (A) は、E-L 素子の形成されたアクティブマトリクス基板において、E-L 素子の封入まで行った状態を示す上面図である。点線で示された 801 はソース信号線駆動回路、802 はゲート信号線駆動回路、803 は画素部である。また、804 はカバー材、805 は第 1 シール材、806 は第 2 シール材であり、第 1 シール材 805 で囲まれた内側のカバー材とアクティブマトリクス基板との間には充填材 807 (図 13 (B) 参照) が設けられる。

【0248】なお、808 はソース信号線駆動回路 801、ゲート信号線駆動回路 802 及び画素部 803 に入力される信号を伝達するための接続配線であり、外部機器との接続端子となる FPC (フレキシブルプリントサーキット) 809 からビデオ信号やクロック信号等を受け取る。

【0249】ここで、図 13 (A) を A-A' で切断した断面に相当する断面図を図 13 (B) に示す。なお、図 13 (A)、(B) では同一の部位に同一の符号を用いている。

【0250】図 13 (B) に示すように、基板 800 上には画素部 803、ソース信号線駆動回路 801 が形成されており、画素部 803 は E-L 素子に流れる電流を制御するための TFT 851 (駆動用 TFT) 及びそのドレイン領域に電気的に接続された画素電極 852 等を含む複数の画素により形成される。

【0251】本実施例では駆動用 TFT 851 を p チャネル型 TFT とする。画素部を構成する TFT として、駆動用 TFT を代表で示す。また、ソース信号線駆動回路 801 を構成する TFT として、n チャネル型 TFT 853 と p チャネル型 TFT 854 とを相補的に組み合わせた CMOS 回路を代表で示す。

【0252】各画素は画素電極 852 の下にカラーフィルタ (R) 855、カラーフィルタ (G) 856 及びカラーフィルタ (B) (図示せず) のうちいずれか 1 つを有している。ここでカラーフィルタ (R) とは赤色光を抽出するカラーフィルタであり、カラーフィルタ (G) は緑色光を抽出するカラーフィルタ、カラーフィルタ (B) は青色光を抽出するカラーフィルタである。なお、カラーフィルタ (R) 855 は赤色発光の画素に、カラーフィルタ (G) 856 は緑色発光の画素に、カラーフィルタ (B) は青色発光の画素に設けられる。

【0253】これらのカラーフィルタを設けた場合の効果としては、まず発光色の色純度が向上する点が挙げられる。例えば赤色発光の画素からは E-L 素子から赤色光

が放射される (本実施例では画素電極側に向かって放射される) が、この赤色光を、赤色光を抽出するカラーフィルタに通すことにより赤色の純度を向上させることができる。このことは、他の緑色光、青色光の場合においても同様である。

【0254】また、従来のカラーフィルタを用いない構造では E-L 表示装置の外部から侵入した可視光が E-L 素子の発光層を励起させてしまい、所望の発色が得られない問題が起こりうる。しかしながら、本実施例のようにカラーフィルタを設けることで E-L 素子には特定の波長の光しか入らないようになる。即ち、外部からの光により E-L 素子が励起してしまうような不具合を防ぐことが可能である。

【0255】なお、カラーフィルタを設ける構造は従来提案されているが、E-L 素子は白色発光のものを用いていた。この場合、赤色光を抽出するには他の波長の光をカットしていたため、輝度の低下を招いていた。しかしながら、本実施例では、E-L 素子から発した赤色光を、赤色光を抽出するカラーフィルタに通すため、輝度の低下を招くようなことがない。

【0256】次に、画素電極 852 は透明導電膜で形成され、E-L 素子の陽極として機能する。また、画素電極 852 の両端には絶縁膜 857 が形成され、さらに赤色に発光する発光層 858、緑色に発光する発光層 859 が形成される。なお、図示しないが隣接する画素には青色に発光する発光層が設けられ、赤、緑及び青に対応した画素によりカラー表示が行われる。勿論、青色の発光層が設けられた画素は青色を抽出するカラーフィルタが設けられている。

【0257】なお、E-L 材料として有機材料だけでなく無機材料を用いることができる。また、発光層だけでなく電子注入層、電子輸送層、正孔輸送層または正孔注入層を組み合わせた積層構造としても良い。

【0258】また、各発光層の上には、E-L 素子の陰極 860 が透光性を有する導電膜でもって形成される。この陰極 860 は全ての画素に共通であり、接続配線 808 を経由して FPC 809 に電気的に接続されている。

【0259】次に、第 1 シール材 805 をディスプレイ等で形成し、スペーサ (図示せず) を散布してカバー材 804 を貼り合わせる。そして、アクティブマトリクス基板、カバー材 804 及び第 1 シール材 805 で囲まれた領域内に充填材 807 を真空注入法により充填する。

【0260】また、本実施例では充填材 807 に予め吸湿性物質 861 として酸化バリウムを添加しておく。なお、本実施例では吸湿性物質を充填材に添加して用いるが、塊状に分散させて充填材中に封入することもできる。また、図示されていないがスペーサの材料として吸湿性物質を用いることも可能である。

【0261】次に、充填材 807 を紫外線照射または加

熱により硬化させた後、第1シール材805に形成された開口部(図示せず)を塞ぐ。第1シール材805の開口部を塞いだら、導電性材料862を用いて接続配線808及びFPC809を電気的に接続させる。さらに、第1シール材805の露呈部及びFPC809の一部を覆うように第2シール材806を設ける。第2シール材806は第1シール材805と同様の材料を用いれば良い。

【0262】以上のような方式を用いてEL素子を充填材807に封入することにより、EL素子を外部から完全に遮断することができ、外部から水分や酸素等の有機材料の酸化を促す物質が侵入することを防ぐことができる。従って、信頼性の高いEL表示装置を作製することができる。

【0263】本実施例は、実施例1～実施例10のいずれとも自由に組み合わせて実施することが可能である。

【0264】(実施例12)本実施例では、実施例11に示したEL表示装置において、EL素子から発する光の放射方向とカラーフィルタの配置を異ならせた場合の例について示す。説明には図14を用いるが、基本的な構造は図13(B)と同様であるので変更部分に新しい符号を付して説明する。

【0265】画面部901はEL素子に流れる電流を制御するためのTFT902(駆動用TFT)及びそのドレイン領域に電気的に接続された画面電極903等を含む複数の画素により形成される。

【0266】本実施例では画面部901には駆動用TFT902としてnチャネル型TFTが用いられている。また、駆動用TFT902のドレインには画面電極903が電気的に接続され、この画面電極903は透光性を有する導電膜で形成されている。本実施例では画面電極903がEL素子の陰極となる。

【0267】また、赤色に発光する発光層858、緑色に発光する発光層859の上には各画素に共通な透明導電膜904が形成される。この透明導電膜904はEL素子の陽極となる。

【0268】さらに、本実施例ではカラーフィルタ(R)905、カラーフィルタ(G)906及びカラーフィルタ(B)(図示せず)がカバー材804に形成されている点に特徴がある。本実施例のEL素子の構造とした場合、発光層から発した光の放射方向がカバー材側に向かうため、図14の構造とすればその光の経路にカラーフィルタを設置することができる。

【0269】本実施例のようにカラーフィルタ(R)905、カラーフィルタ(G)906及びカラーフィルタ(B)(図示せず)をカバー材804に設けると、アクティブマトリクス基板の工程を少なくすることができ、歩留まり及びスループットの向上を図ることができるという利点がある。

【0270】本実施例は、実施例1～実施例10のい

れとも自由に組み合わせて実施することが可能である。

【0271】(実施例13)本実施例では、実施例の形態1において図1で示した構造の温度補正回路の定電流源を、実際に素子を用いて構成した例について説明する。

【0272】図23に本実施例の温度補正回路の構造を示す回路図を示す。

【0273】図23において、温度補正回路701は、定電流源704、モニター用EL素子703、バッファアンプ702によって構成されている。

【0274】定電流源704の出力は、モニター用EL素子703の一方の電極及びバッファアンプ702の入力端子に接続されている。このバッファアンプ702の出力が、温度補正回路701の出力となる。

【0275】温度補正回路701の出力は、電源供給線705に接続され、駆動用TFT(図示せず)のソース・ドレイン間を介して、画面のEL素子(図示せず)の画面電極に電位を与えられる。

【0276】ここで、定電流源704は、アンプ706、可変抵抗707、トランジスタ708によって構成されている。

【0277】本実施例では、トランジスタ708を、pチャネル型TFTとして説明するが、これに限定されない。トランジスタの極性は、nチャネル型でもpチャネル型でもよい。またトランジスタは、バイポーラ型トランジスタであってもよい。

【0278】トランジスタ708のソース領域は、アンプ706の反転入力端子(−)及び可変抵抗707に接続され、ドレイン領域は、定電流源704の出力端子に接続されている。トランジスタ708のゲート電極は、アンプ706の出力端子に接続されている。

【0279】アンプ706の非反転入力端子(+)には、一定の電圧V2が入力されている。

【0280】なお、定電流源を構成するアンプ706、可変抵抗707、トランジスタ708は、1Cチップ上に形成されていてもよいし、画素が形成された絶縁表面を有する基板と同一基板上に形成されていてもよい。

【0281】定電流源701が接続されたモニター用EL素子703は、定電流源701によって定められた一定の電流を流すように動作する。ここで、表示装置の使用環境温度が変化しても、このモニター用EL素子703に流れる電流は変化しない。そのかわりに、このモニター用EL素子703の定電流源704に接続された側の電極の電位が変化する。

【0282】ここで、モニター用EL素子703と画面のEL素子との、同じ温度による両電極間の印加電圧と素子を流れる電流との関係が同じになるよう、各EL素子(モニター用EL素子703及び各画面のEL素子)は、作製されている。

【0283】また、モニター用EL素子703の、定電

流源 704 及びバッファアンプ 702 の非反転入力端子に接続されていない側の電極の電位と、各画素の E 素子の対向電極の電位とは同じに設定されている。

【0284】ここで、温度補正回路において、モニター用 E 素子のバッファアンプの出力及び定電流源に接続された側の電極が、陽極の場合、バッファアンプの出力端子に接続された画素の E 素子の電極（画素電極）も、陽極である必要がある。一方、温度補正回路において、モニター用 E 素子のバッファアンプの出力及び定電流源に接続された側の電極が、陰極の場合、バッファアンプの出力端子に接続された画素の E 素子の電極（画素電極）も、陰極である必要がある。

【0285】ここで、本実施例では、モニター用 E 素子の陽極が、定電流源 704 及びバッファアンプ 702 に接続されている場合を考える。このとき画素の E 素子の画素電極は、陽極である。

【0286】このとき、モニター用 E 素子に電流を流すため、可変抵抗 707 の、トランジスタ 708 及びアンプ 706 の反転入力端子に接続されていない側の端子の電位 V1 と、アンプ 706 の非反転入力端子の入力電位 V2 とは、V2 よりも V1 の方が大きく設定される。また、モニター用 E 素子 703 の陽極の電位 V3 は、V2 の電位より低く設定される。

【0287】モニター用 E 素子 703 の陽極の電位 V3 が変化し両電極間の電圧が変化すると、同じように、画素の E 素子の陽極の電位も変化し両電極間の電圧も変化する。この変化した電圧は、その環境温度において、定電流源 704 によって定められた電流を画素部の E 素子にも流すように働く。こうして、画素部の E 素子は、環境温度の変化に依存無く、常に一定の電流を流すように動作し、一定の輝度で発光する。

【0288】なお、定電流源の構成は、704 で示したものに限定されず、公知の構成の回路を自由に用いることができる。

【0289】本実施例は、実施例 1～実施例 12 のいずれとも自由に組み合わせて実施することが可能である。

【0290】（実施例 14）本実施例では、本発明の表示装置の画素の E 素子の、温度による輝度の変化の測定を行った結果を示す。

【0291】図 24 に、その測定結果のグラフを示す。このグラフにおいて、縦軸は輝度（ $\text{cd}/\text{m}^2$ ）を示す。また横軸は温度（ $^{\circ}\text{C}$ ）を示す。

【0292】なお、温度補正回路の構成としては、図 23 で示したものをを用いた場合の結果である。

【0293】また、温度補正回路を用いない場合の表示装置の、画素の E 素子の温度による輝度の変化の測定を行った結果も示す。

【0294】温度補正回路を設けない場合、温度が上昇するにしたがって、E 素子の輝度も上昇している。一方、温度補正回路を用いた場合、温度によらず E 素子

の輝度はほぼ一定である。

【0295】このようにして、本発明では、温度補正回路を用いることによって、表示装置の画素部の E 素子の、温度による輝度の変化を抑えることができる。

【0296】加えて、E 素子を構成する E L 層には、主に有機化合物などの物質が用いられているため、その劣化が問題となる。一定の電流を画素の E L 素子の両電極間に流すことによって素子を発光させる場合と、一定の電圧を画素の E L 素子の両電極間に印加して素子を発光させる場合とは、前者の方が、E L 素子の劣化による輝度の低下が少ないと言われている。そのため、本発明のように、一定の電流を画素の E L 素子に入力し発光させる手法は、E L 層の劣化による輝度の低下を少なくすることができる。

【0297】こうして、環境温度の変化に対して、画素の E L 素子の輝度が変化せず、また E L 素子の劣化に対しては輝度の低下が少ない表示装置を得ることができる。

【0298】（実施例 15）本発明を用いて形成された E L 表示装置は様々な電子機器に用いることができる。以下に、本発明を用いて形成された E L 表示装置を表示媒体として組み込んだ電子機器について説明する。

【0299】その様な電子機器としては、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）、ゲーム機、テレビ受像機、ビデオカメラ、デジタルカメラ、電話機、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、画像再生装置、カーナビゲーションなどが挙げられる。それらの一例を図 9 に示す。

【0300】図 25（A）はパーソナルコンピュータであり、本体 2001、筐体 2002、表示部 2003、キーボード 2004 等を含む。本発明の E L 表示装置はパーソナルコンピュータの表示部 2003 に用いることができる。

【0301】図 25（B）はビデオカメラであり、本体 2100、表示部 2102、音声入力部 2103、操作スイッチ 2104、バッテリー 2105、受像部 2106 等を含む。本発明の E L 表示装置はビデオカメラの表示部 2102 に用いることができる。

【0302】図 25（C）はヘッドマウントディスプレイの一部（右片側）であり、本体 2301、信号ケーブル 2302、頭部固定バンド 2303、表示モニタ 2304、光学系 2305、表示部 2306 等を含む。本発明の E L 表示装置はヘッドマウントディスプレイの表示部 2306 に用いることができる。

【0303】図 25（D）は記録媒体を備えた画像再生装置（具体的には DVD 再生装置）であり、本体 2401、記録媒体（CD、LD または DVD 等）2402、操作スイッチ 2403、表示部（a）2404、表示部（b）2405 等を含む。表示部（a）は主として画像

情報を表示し、表示部（b）は主として文字情報を表示するが、本発明のEL表示装置は記録媒体を備えた画像再生装置の表示部（a）、（b）に用いることができる。なお、記録媒体を備えた画像再生装置としては、CD再生装置、ゲーム機器などに本発明を用いることができる。

【0304】図25（E）は携帯型（モバイル）コンピュータであり、本体2501、カメラ部2502、受信部2503、操作スイッチ2504、表示部2505等を含む。本発明のEL表示装置は携帯型（モバイル）コンピュータの表示部2505に用いることができる。

【0305】また、将来的にEL材料の発光輝度が高くなれば、フロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0306】本実施例の電子機器は、実施例1～14のどのような組み合わせからなる構成を用いても実現することができる。

【0307】

【発明の効果】従来のEL表示装置では、使用する際の環境温度が変化すると、EL素子の温度特性によって、同じ電圧をEL素子に印加していても、EL素子に流れる電流量が変化してしまい、輝度のバラつきが起きたり、消費電流が増大するといった問題があった。

【0308】また、ボトムゲート型TFTを用いて構成されたソース信号線駆動回路では、その周波数特性が悪いため、高速動作ができず、表示装置の大型化及び高階調化等が難しいという問題があった。

【0309】本発明は、上記構成によって、画素部EL素子に流れる電流を温度変化に対して一定に保つ。また、映像信号を時間軸伸張して、ソース信号線駆動回路における映像信号のサンプリングにマージンを持たせる。

【0310】これにより、環境温度の変化によるEL素子の輝度の変化及び消費電流の増大を抑制可能で、また、ボトムゲート型TFTを用いて構成した回路においても、そのソース信号線駆動回路の周波数特性を補い、大型化、高精細化及び高階調化が可能な表示装置を提供することができる。

【0311】

【図面の簡単な説明】

【図1】 本発明のEL表示装置の温度補正回路の構

成を示す図。

【図2】 本発明のEL表示装置の温度補正回路の構成を示す図。

【図3】 本発明のEL表示装置の加算回路の構成を示す図。

【図4】 EL表示装置の構成を示すブロック図。

【図5】 EL表示装置の画素部の構成を示す図。

【図6】 EL表示装置の画素の構成を示す図。

【図7】 EL表示装置の駆動方法を示すタイミング

10 チャートを示す図。

【図8】 本発明のEL表示装置のバッファアンプの回路図。

【図9】 本発明のEL表示装置の上面図及び断面図。

【図10】 本発明のEL表示装置の上面図及び断面図。

【図11】 本発明のEL表示装置の断面図。

【図12】 本発明のEL表示装置の断面図。

【図13】 本発明のEL表示装置の上面図及び断面図。

20 【図14】 本発明のEL表示装置の断面図。

【図15】 本発明のEL表示装置のソース信号線駆動回路の回路図。

【図16】 本発明のEL表示装置のラッチの上面図。

【図17】 本発明のEL表示装置のソース信号線駆動回路のブロック図。

【図18】 EL素子の温度特性を示す図。

【図19】 本発明のEL表示装置の作製行程を示す図。

30 【図20】 本発明のEL表示装置の作製行程を示す図。

【図21】 本発明のEL表示装置のソース信号線駆動回路の回路図。

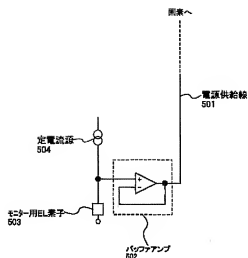
【図22】 本発明のEL表示装置の時間軸伸張信号回路の回路図。

【図23】 本発明のEL表示装置の温度補正回路の定電流源の構成を示す図。

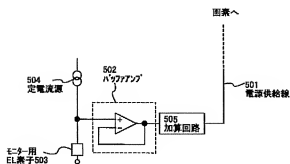
【図24】 本発明のEL表示装置の温度による輝度の変化を示す図。

40 【図25】 本発明のEL表示装置を応用した電子機器を示す図。

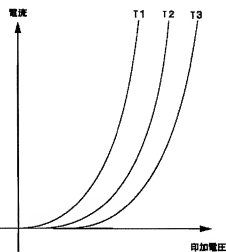
【図1】



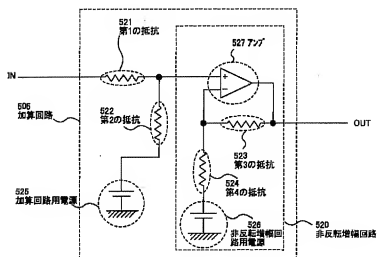
【図2】



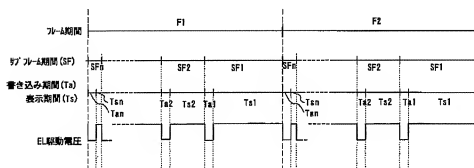
【図18】



【図3】

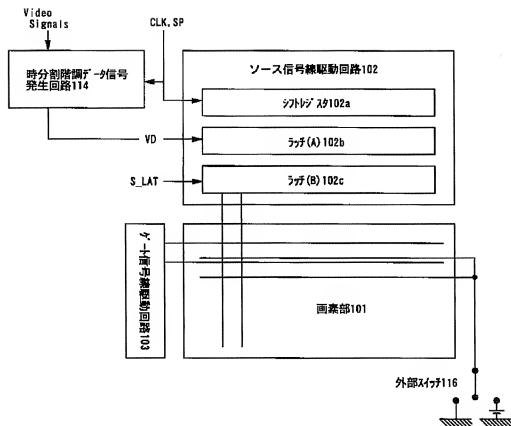


【図7】

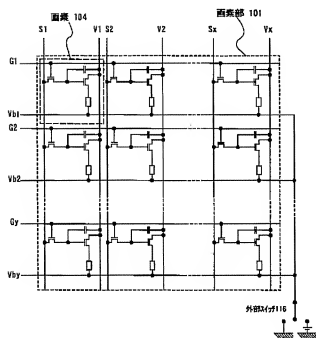




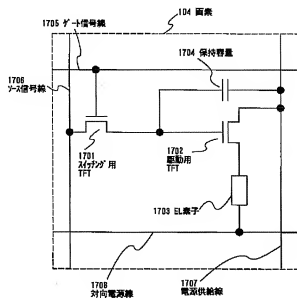
【図 4】



【図 5】



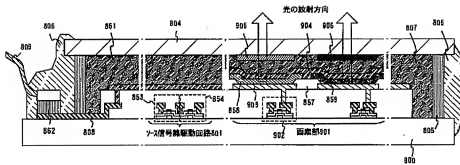
【図 6】



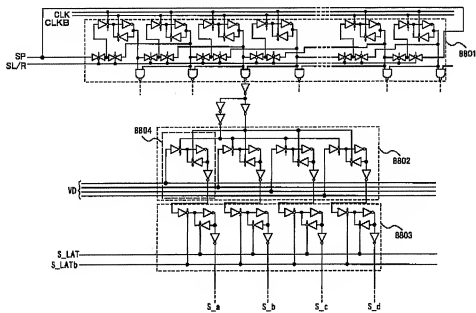




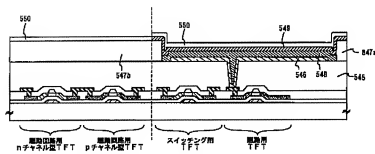
【図 14】



【図 15】

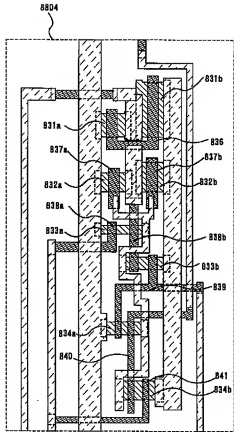


【図 20】

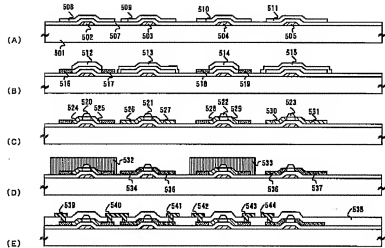


545:第2層絶縁膜、546:配線電線、547a,547b:パシブ、548:EL層  
549:配線、550:保護膜

【図 16】

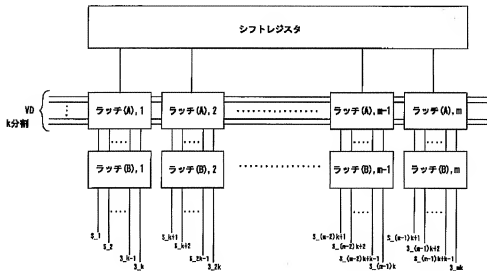


【図 19】

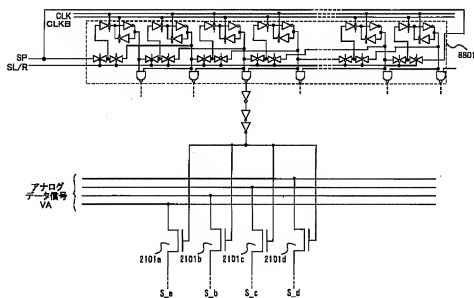


501:ゲート基板 502-505:ゲート電極 507:ゲート絶縁層 508-511:半導体膜  
512-515:絶縁層 516-519:パッド電極膜 520-523:チャネル形成膜  
524-527:チャネル形成膜 528-529:チャネル形成膜 530-531:チャネル形成膜  
532-533:チャネル形成膜 534-537:パッド電極膜 538:絶縁層

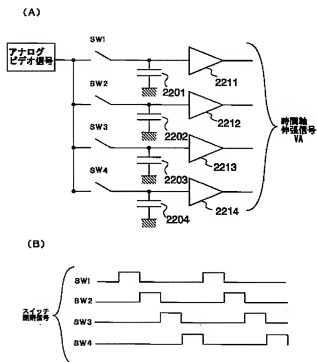
【図 17】



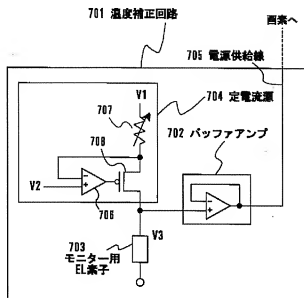
【図 21】



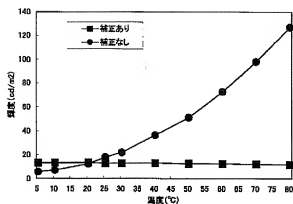
【図 22】



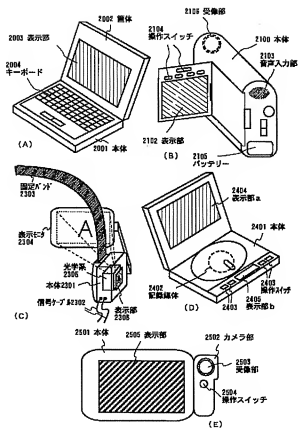
【図 23】



【図 24】



【図 25】



.....

フロントページの続き

(51) Int. Cl. 7

識別記号

F I

テーマコード\* (参考)

G 0 9 G 3/20

6 2 3

G 0 9 G 3/20

6 2 3 B

6 4 1

6 4 1 E

6 4 2

6 4 2 C

6 4 2 P

6 7 0

6 7 0 L

H 0 5 B 33/08

H 0 5 B 33/08

E

33/12

33/12

33/14

33/14

A

F ターム(参考) 3K007 AB02 AB04 BA06 BB01 BB05  
BB07 CA01 CB01 DA01 DB03  
EB00 GA04  
5C080 AA06 BB05 DD03 DD20 DD26  
EE29 FF11 JJ02 JJ03 JJ04  
JJ05 JJ06  
5C094 AA07 AA08 AA21 AA54 AA56  
BA03 BA27 BA32 CA19 CA24  
DA09 DA13 DB01 DB04 EA04  
EA05 EB02 ED03 FA01 FB01  
FB12 FB14 FB15 GA10 HA08  
HA10